

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.



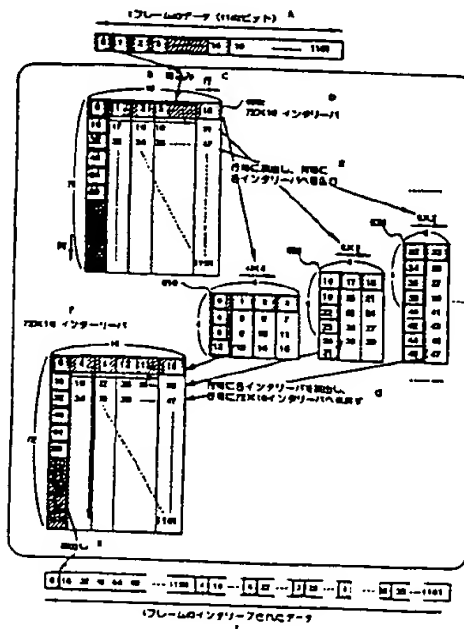
(51) 国際特許分類 H03M 13/22, 13/12	A1	(11) 国際公開番号 WO99/25069  (43) 国際公開日 1999年5月20日 (20.05.99)
(21) 国際出願番号 PCT/JP98/05027  (22) 国際出願日 1998年11月9日 (09.11.98)  (30) 優先権データ 特願平9/307599 1997年11月10日 (10.11.97) JP 特願平10/218377 1998年7月31日 (31.07.98) JP 特願平10/233088 1998年8月19日 (19.08.98) JP  (71) 出願人 (米国を除くすべての指定国について) エヌ・ティ・ティ移動通信網株式会社 (NTT MOBILE COMMUNICATIONS NETWORK, INC.) (JP/JP) 〒105-8436 東京都港区虎ノ門二丁目10番1号 Tokyo, (JP) (72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 渋谷 彰 (SHIBUTANI, Akira) (JP/JP) 〒236-0053 神奈川県横浜市金沢区能見台通18-11-303 Kanagawa, (JP) 須田博人 (SUDA, Hirohito) (JP/JP) 〒237-0075 神奈川県横浜須賀市田浦町1-1-5 ファミール湘南田浦1204 Kanagawa, (JP)	(74) 代理人 弁理士 伊東忠彦 (ITO, Tadahiko) 〒150-6032 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデンプレイスタワー32階 Tokyo, (JP)  (81) 指定国 CA, CN, JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).  添付公開書類 国際調査報告書	

(54) Title: INTERLEAVING METHOD, INTERLEAVING APPARATUS, AND RECORDING MEDIUM IN WHICH INTERLEAVE PATTERN GENERATING PROGRAM IS RECORDED

(54) 発明の名称 インタリービング方法、インタリービング装置、及びインタリーブパターン作成プログラムを記録した記録媒体

(57) Abstract

Data of an input data series is written into a first interleaver. The data is read out in units of a column or row from the first interleaver and written into a plurality of second interleavers in the units of a column or row. The data is read from each of the second interleavers and written into one or a plurality of third interleavers as necessary. The operation is repeated once or a plurality of times, thereby reading the data from each of the interleavers and generating a data series. Interleaving is carried out by generating interleaving patterns by using a plurality of interleave patterns. Further, an interleave pattern adapted to turbo coding or transmission is generated.



- A ... DATA CONTAINED IN ONE FRAME (1122 BITS)  
 B ... WRITE  
 C ... ROW  
 D ... 72 x 16 INTERLEAVER  
 E ... READ DATA EVERY ROW AND WRITE IT EVERY COLUMN TO EACH INTERLEAVER  
 F ... 72 x 16 INTERLEAVER  
 G ... READ DATA FROM EACH INTERLEAVER EVERY COLUMN AND WRITE IT EVERY ROW TO 72 x 16 INTERLEAVER  
 H ... READ  
 I ... INTERLEAVED DATA CONTAINED IN ONE FRAME

## (57)要約

入力データ系列のデータを第1のインタリーブに書き込み、該第1のインタリーブから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブに書き込み、該第2のインタリーブの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブに書き込むことを1回又は複数回繰り返した結果のインタリーブの各々からデータを読み出してデータ系列を出力する。また、インタリーブパターンを複数用いてインタリーブパターンを作成し、インタリーブを行う。更に、ターボ符号化又は伝送等に適したインタリーブパターンを作成する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャード
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	CN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	CW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BJ	ベナン	CR	クリンヤ			TT	トリニダード・トバゴ
BR	ブラジル	HR	クロアチア	ML	マリ	UA	ウクライナ
BY	ベラルーシ	HU	ハンガリー	MN	モンゴル	UG	ウガンダ
CA	カナダ	ID	インドネシア	MR	モーリタニア	US	米国
CF	中央アフリカ	IE	アイルランド	MW	マラウイ	UZ	ウズベキスタン
CG	コンゴ	IL	イスラエル	MX	メキシコ	VN	ヴェトナム
CH	スイス	IN	インド	NE	ニジェール	YU	ユーゴスラビア
CI	コートジボアール	IS	アイスランド	NL	オランダ	ZA	南アフリカ共和国
CM	カメルーン	IT	イタリア	NO	ノルウェー	ZW	ジンバブエ
CN	中国	JP	日本	NZ	ニュージーランド		
CU	キューバ	KE	ケニア	PL	ポーランド		
CY	キプロス	KC	キルギスタン	PT	ポルトガル		
CZ	チェコ	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	KR	韓国	RU	ロシア		
DK	デンマーク	KZ	カザフスタン	SD	スーダン		
EE	エストニア	LC	セントルシア	SE	スウェーデン		

(19)日本国特許庁 (J P)

# 再公表特許 (A 1)

(11)国際公開番号

WO 99 / 25069

発行日 平成12年2月29日 (2000. 2. 29)

(43)国際公開日 平成11年5月20日 (1999. 5. 20)

(51)Int.Cl.<sup>7</sup>

H 0 3 M 13/22  
13/12

識別記号

F I

審査請求 有 予備審査請求 未請求(全 101 頁)

出願番号 特願平11-525965  
(21)国際出願番号 PCT/J P 98 / 0 5 0 2 7  
(22)国際出願日 平成10年11月9日 (1998. 11. 9)  
(31)優先権主張番号 特願平9-307599  
(32)優先日 平成9年11月10日 (1997. 11. 10)  
(33)優先権主張国 日本 (J P)  
(31)優先権主張番号 特願平10-218377  
(32)優先日 平成10年7月31日 (1998. 7. 31)  
(33)優先権主張国 日本 (J P)  
(31)優先権主張番号 特願平10-233088  
(32)優先日 平成10年8月19日 (1998. 8. 19)  
(33)優先権主張国 日本 (J P)

(71)出願人 エヌ・ティ・ティ移動通信網株式会社  
東京都港区虎ノ門2丁目10番1号  
(72)発明者 渋谷 彰  
神奈川県横浜市金沢区能見台通18-11-  
303  
(72)発明者 須田 博人  
神奈川県横須賀市田浦町1-1-5 ファ  
ミール湘南田浦1204  
(74)代理人 弁理士 伊東 忠彦

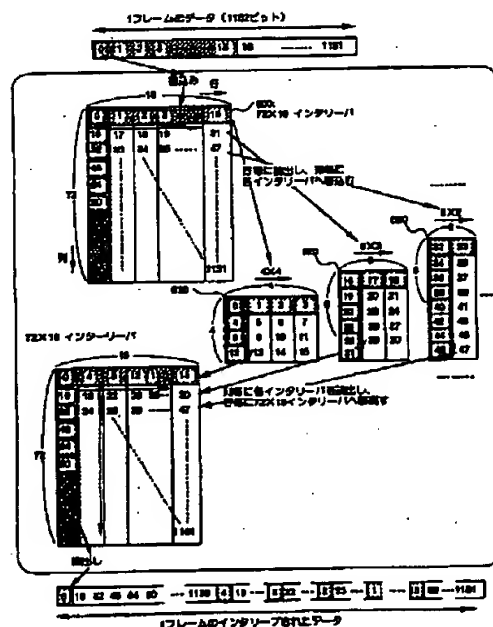
最終頁に続く

(54)【発明の名称】 インタリーピング方法、インタリーピング装置、及びインタリーブパターン作成プログラムを記録した記録媒体

## (57)【要約】

入力データ系列のデータを第1のインタリーブパに書き込み、該第1のインタリーブパから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブパに書き込み、該第2のインタリーブパの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブパに書き込むことを1回又は複数回繰り返した結果のインタリーブパの各々からデータを読み出してデータ系列を出力する。また、インタリーブパターンを複数用いてインタリーブパターンを作成し、インタリーブを行う。更に、ターボ符号化又は伝送等に適したインタリーブパターンを作成する。

FIG. 6



**【特許請求の範囲】**

1. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

データ系列のデータを第1のインタリーブに書き込み、該第1のインタリーブから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブに書き込む第1のステップを実行し、

該第2のインタリーブの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブに書き込む第2のステップを1回又は複数回繰り返した結果のインタリーブの各々から、又は第1のステップの結果のインタリーブの各々からデータを読み出してデータ系列を出力することを特徴とするインタリーブング方法。

2. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、

該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、

第2のステップにより生成された複数の該第2のインタリーブの各々を前記第1のインタリーブとみなして前記第2のステップを各々のインタリーブ毎に実行する第3のステップを繰り返し、

第3のステップの繰り返しから生成又は第2のステップから生成されたインタリーブの各々からデータを読み出してデータ系列を出力することを特徴とするインタリーブング方法。

3. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、

該第1のインタリーバからデータを列又は行単位に読み出し、該第1のインタリーバと異なる容量の第2のインタリーバに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、

該第2のステップの結果から生成したインタリーバの各々から列又は行単位にデータを読み出し、該データを前記第1のインタリーバと同一容量のインタリーバに書き込む第3のステップを実行することによりにより生成されたインタリーバからデータを読み出してデータ系列を出力することを特徴とするインタリービング方法。

4. 請求項3記載のインタリービング方法において、

前記第3のステップを実行することにより生成されたインタリーバを前記第1のインタリーバとみなして前記第2のステップ及び第3のステップを実行する第4のステップを1回または複数回繰り返すことにより生成されたインタリーバからデータを読み出してデータ系列を出力することを特徴とするインタリービング方法。

5. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービング方法において、

複数のインタリービングパターンを予めテーブルに登録しておき、該テーブルを参照して、入力したデータ系列に該複数のインタリービングパターンのいずれかを適用して出力し、該出力に対してさらに前記複数のインタリービングパターンのいずれかを適用して出力することを繰り返すことを特徴とするインタリービング方法。

6. 請求項5記載のインタリービング方法において、

前記テーブルは、少なくとも請求項1から4のうちいずれか記載のインタリービング方法によるインタリービングパターンを予め登録しておくことを特徴とするインタリービング方法。

7. ある単位長のデータ系列を入力して該単位長のインタリーブ

した系列を出力するインタリービング方法においてインタリービングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作

成方法において、

第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

8. 請求項7記載のインタリーブパターン記述作成方法を複数回用いることで、所定長単位のインタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

9. 請求項7または8記載のインタリーブパターン記述作成方法において、

前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式であることを特徴とするインタリーブパターン記述作成方法。

10. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成し、作成したインタリーブパターン記述を用いてインタリーブング処理を行うことを特徴とするインタリーブング方法。

11. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位の系列におけるインタリーブング先を計算し、

該計算結果に基づきインタリーブング処理を行うことを特徴とするインタリーブング方法。

12. 請求項7ないし8いずれか記載のインタリーブパターン記

述作成方法で作成されたインタリーブパターン記述を用いて、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を作成し、

作成された該第1の単位のインタリーブパターン記述と該第2の単位のインタリーブパターン記述から計算することにより、第3の単位のデータ系列に対して

インタリーピング処理を行うことを特徴とするインタリーピング方法。

13. 請求項10ないし12いずれか記載のインタリーピング方法において、  
前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式であることを特徴とするインタリーピング方法。

14. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーピング方法においてインタリーピングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、  
解釈した結果に基づき、請求項9記載のインタリーブパターン記述作成方法を用いて、インタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

15. 請求項14記載のインタリーブパターン記述作成方法において、  
インタリーブパターンを作成するとき、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターン記述を参照してインタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

16. インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、

解釈した結果に基づき、請求項13記載のインタリーピング方法を用いてインタリーピングを行うことを特徴とするインタリーピング方法。

17. 請求項16記載のインタリーピング方法において、

インタリーピングを行う際、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターンを参照してインタリーブパターン記述を作成することを特徴とするインタリーピング方法。

18. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

ある単位長が与えられたとき、まず、一段目のインタリーブパターン記述を決定し、

次に、一段目以降の縦および横それぞれのインタリーブに対応するインタリーブパターン記述を決定することを、任意の段またはインタリーブがでなくなるまで繰り返すことにより、インタリーブパターン記述を生成することを特徴とするインタリーブパターン記述作成方法。

19. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

生成されたインタリーブパターン記述を検査し、検査に不合格であれば、パラメータの一部もしくは全てを変更し、インタリーブパターン記述を再生成し、検査に合格するまでこれを繰り返し、最終

的に、検査に合格したインタリーブパターン記述を生成することを特徴とするインタリーブパターン記述作成方法。

20. 請求項18または19記載のインタリーブパターン記述作成方法において、前記生成されるインタリーブパターン記述は、インタリーブパターンテーブル、インタリーブパターン方程式、またはインタリーブパターン記述言語であることを特徴とするインタリーブパターン記述作成方法。

21. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

ある単位長が与えられたとき、該単位長に対応するブロックインタリーブの行

数または列数を予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定した行数または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成することを特徴とするインタリーブパターン作成方法。

22. 請求項21記載のインタリーブパターン作成方法において、

ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、

前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列

数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、

該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、

得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する

ことを特徴とするインタリーブパターン作成方法。

23. 請求項21または22記載のインタリーブパターン作成方法において、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直すことを特徴とするインタリーブパターン作成方法。

24. 請求項22または23記載のインタリーブパターン作成方法において、適応対象としてターボ符号化であり、第1段目の行数を7とすることを特徴とするインタリーブパターン作成方法。

25. 請求項22または23記載のインタリーブパターン作成方法において、適応対象として伝送であり、第1段目の列数を1フレームのスロット数とすることを特徴とするインタリーブパターン作成方法。

26. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブングを実行するインタリーブング装置において、

1または複数のインタリーブングパターンを予めテーブルに登録しておく手段と、

該テーブルを参照して、入力したデータ系列に該複数のインタ

リーブングパターンのいずれかを適用して出力する手段と、

必要に応じて該出力に対してさらに該複数のインタリーブングパターンのいずれかを適用して出力することを繰り返す手段と

を有することを特徴とするインタリーブング装置。

27. 請求項26記載のインタリーブング装置において、前記テーブルは、少なくとも請求項1から4のうちいずれか記載のインタリーブング方法によるインタリーブングパターンを予め登録しておくことを特徴とするインタリーブング装置。

28. 請求項26記載のインタリーブング装置において、

前記インタリーブングパターンは、請求項21記載のインタリーブングパターン作成方法によることを特徴とするインタリーブング装置。

29. 請求項26ないし28のうちいずれか1項に記載のインタリーブング装置において、

インタリーブングパターンを使用する代りに、入力したデータ系列のインタリーブング先を計算し、該計算結果に基づきインタリーブング処理を行いデータ出力することを特徴とするインタリーブング装置。

30. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を

出力するインタリーブ方法におけるインタリーブパターンの記述作成を行うプログラムを記録したコンピュータ読み取り可能な記録媒体において、該プログラムは、

ある単位長が与えられたとき、該単位長に対応するブロックインタリーブの行数または列数を予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定した行数または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成することを特徴とするインタ

リーブパターン作成プログラムを記録した記録媒体。

31. 請求項30記載のインタリーブパターン作成プログラムを記録した記録媒体において、該プログラムは、

ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、

前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、

該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、

得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する

ことを特徴とするインタリーブパターン作成プログラムを記録した記録媒体。

32. 請求項30または31記載のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直すことを特徴とするインタリーブパターン作成プログラムを記

録した記録媒体。

33. 請求項31記載のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、適応対象としてターボ符号化であり、第1段目の行数を7とすることを特徴とするインタリーブパターン作成プログラムを記録した記録媒体。

34. 請求項31記載のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、適応対象として伝送であり、第1段目の列数を1フレームのスロット数とすることを特徴とするインタリーブパターン作成プログラムを記録した記録媒体。

**【発明の詳細な説明】**

インタリービング方法、インタリービング装置、及び  
インタリーブパターン作成プログラムを記録した記録媒体

**技術分野**

本発明は、バースト誤りに対する誤り訂正符号の能力向上等のためのインタリービング技術に係り、特に、データのランダム性を増加させてインタリービングの効果を向上させるインタリービング方法、インタリービング装置、及びインタリーブパターン作成プログラムを記録した記録媒体に関する。

**背景技術**

移動通信システム等のデジタル伝送では、建物等の反射によるマルチパス・フェージングによって受信信号のレベルは時間的に大きく変動し、それによりバースト誤り等の符号誤りが生じる。また、CDやハードディスクなどのデジタル・システムの記録媒体において、傷や読み取り面の埃などによってバースト誤り等の符号誤りが生じる。このため、システムにおいて、各種誤り訂正符号を使用することになるが、この様な誤り訂正符号において、バースト誤りに対する訂正能力を向上するために、インタリービング技術が組み合わせて用いられる。このインタリービング技術の良し悪しが、バースト誤り存在下の誤り訂正符号の能力を決定する。

また、近年提案された能力の高い誤り訂正符号を用いるターボ符号器は複数の符号器で構成されており、各符号器間の冗長系列の相関性を少なくするためにインタリーブ（インタリービング処理を行う手段）を介して各符号器間が接続されている。このインタリーブは、ターボ符号の能力を決定する大変重要なものとなっている。

したがって、このようなインタリーブを用いているターボ符号化

や上記の移動通信システム等の伝送系に適したインタリービング処理を実行する方法が求められている。

当業者には公知の如く、インタリービング（interleaving）方法は、入力ビット系列のビットの順番と出力ビット系列のビットの順番とをランダム

ム化することを目的としており、以下の観点は、インタリーピング法の能力を評価する尺度として用いることができる。

- (1) 連続する2ビットの入力を、出力系列においてどれだけ遠くに離せるか。
- (2) 連続する2ビットの出力は、入力系列においてどれだけ遠くに離れているか。

図1は、従来のインタリーピング方法であるブロック・インタリーピング方法を示す。

図1において、1フレームのデータ100は1152ビットで構成されている。配列110は、 $N \times M$  ( $N$ 行 $M$ 列)のバッファを持ち、このバッファに例えば斜線部Aの行ベクトル115のように行方向に $M$ ビット書き込み、斜線部Bの列ベクトル120のように列方向に $N$ ビット読み出すことでインタリーピング方法を実現している。このインタリーピング方法について上記の観点で評価すると、

(1) 連続する2ビットの入力は、インタリーブ後の出力系列130において $N$ ビットよりも遠くに引き離せず、

(2) 連続する2ビットの出力は、入力系列においては少なくとも $M$ ビット離れている。

しかしながら、上述のインタリーピング方法では、行方向に書き込むときには入力したビット系列における時間順に書いており、列方向に読み出すときにも入力したビット系列における時間順に読み出しているため、ともに1回ずつ時間順に読み書きしている処理で留まっており、インタリーピングの効果が低く、 $N \times M$ のバッファを持ちながら上記程度のランダム化の能力に留まっていた。

### 発明の開示

本発明は、上記の点に鑑みなされたものであり、バッファに対する書き込みまたは読み出しの処理を1回行った後、さらに順番を入れ替える処理を繰り返して適用することにより、1回ずつ時間順に読み書きしている場合よりもインタリーピングの効果を向上させるインタリーピング方法を提供することを第1の目的とする。

上記の目的を達成するため、本発明によるインタリーピング方法は、ある単位

長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法において、データ系列のデータを第1のインタリーブに書き込み、該第1のインタリーブから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブに書き込む第1のステップを実行し、

該第2のインタリーブの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブに書き込む第2のステップを1回又は複数回繰り返した結果のインタリーブの各々から、又は第1のステップの結果のインタリーブの各々からデータを読み出してデータ系列を出力する。

上記発明を次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法において、データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、第2のステップにより生成された複数の該第2のインタリーブの各々を前記第1のインタリーブとみなして前記第2のステップを各々のインタリーブ毎に実行する第3のステップを繰り返し、第3のステップの繰り返しから生成又は第2のステップから生成されたインタリーブの各々からデータを読み出してデータ系列を出力する。

上記インタリーブリング方法を次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法において、データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、該第2のステップの結果から生成したインタリーブの各々から列又は行単位にデータを読み出し、該データを前記第1のインタリーブと同一容量のインタリーブに書き込む第3のステップを実行することによりにより生成されたインタリーブからデータを読み出してデータ系列を出力する。

上記構成において、前記第3のステップを実行することにより生成されたインタリーブを前記第1のインタリーブとみなして前記第2のステップ及び第3のステップを実行する第4のステップを1回または複数回繰り返すことにより生成されたインタリーブからデータを読み出してデータ系列を出力する。

上記インタリーブ方法はまた次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブ方法において、複数のインタリーブパターンを予めテーブルに登録しておく、該テーブルを参照して、入力したデータ系列に該複数のインタリーブパターンのいずれかを適用して出力し、該出力に対してさらに前記複数のインタリーブパターンのいずれかを適用して出力する。

上記構成において、前記テーブルは、少なくとも請求項1から4のうちいずれか記載のインタリーブ方法によるインタリーブパターンを予め登録しておく。

上記の発明によれば、バッファに対する書き込みまたは読み出しの処理を1回行った後、さらに順番を入れ替える処理を繰り返して

適用するので、1回ずつ時間順に読み書きしている場合よりもインタリーブの効果を向上させることが可能となる。

また、本発明は、インタリーブに要するデータ量を低減しながら種々のインタリーブに柔軟に対応することができるインタリーブ方法を提供することを第2の目的とする。

上記の目的を達成するために、本発明は、ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブ方法においてインタリーブパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成するインタリーブパターン記述作成方法である。

本発明はまた、上記構成におけるインタリーブパターン記述作成方法を複数回用いることで、所定長単位のインタリーブパターン記述を作成する。

上記構成において、前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式である。

本発明のインタリーブリング方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法において、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成し、作成したインタリーブパターン記述を用いてインタリーブリング処理を行う。

本発明のインタリーブリング方法はまた次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法において、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用

いて、第3の単位の系列におけるインタリーブリング先を計算し、該計算結果に基づきインタリーブリング処理を行う。

本発明はまた、上記構成のインタリーブパターン記述作成方法で作成されたインタリーブパターン記述を用いて、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を作成し、作成された該第1の単位のインタリーブパターン記述と該第2の単位のインタリーブパターン記述から計算することにより、第3の単位のデータ系列に対してインタリーブリング処理を行う。

本発明はまた、上記インタリーブリング方法において、前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式である。

上記本発明によれば、インタリーブ・パターン記述を作成することにより、例えば、一つのインタリーブ・パターン・テーブル（ $A=B$ の場合）、または2つのインタリーブ・パターン・テーブルから、よりインタリーブ長の大きいインタリーブ・パターン・テーブルを作成することが可能である。これにより、あるインタリーブ長のパターンをより小さいインタリーブ長のパターンの複数の組み合わせで表わすことができ、固定長パターンのメモリ量を削減できる。例えば

、1000ビット分のインタリーブ・パターン・テーブルは従来だと1000ビット分のメモリが必要だが、本発明を用いると1000ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル×50ビット・インタリーブ・パターン・テーブルで表現することで70(=20+50)ビット分のメモリに削減することができる。また、900ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル×50ビット・インタリーブ・パターン・テーブルで表現することで、固定長のインタリーブ・パターン・テーブルを増加させずに、1000ビットと900ビットのインタリーブを行うことができる。

本発明のインタリーブパターンの記述作成方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブ方法においてインタリーブパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、解釈した結果に基づき、請求項9記載のインタリーブパターン記述作成方法を用いて、インタリーブパターン記述を作成する。

また、上記構成において、インタリーブパターンを作成するとき、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターン記述を参照してインタリーブパターン記述を作成する。

また、本発明は、インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、解釈した結果に基づき、請求項13記載のインタリーブ方法を用いてインタリーブを行う。

上記構成のインタリーブ方法において、インタリーブを行う際、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターンを参照してインタリーブパターン記述を作成する。

本発明のインタリーブパターンの記述作成方法は次のように構成しても良い。

ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、ある単位長が与えられたとき、まず、一段目のインタリーブパターン記述を決定し、次に、一段目以降の縦および横それぞれのインタリーブに対応するインタリーブパターン記述を決定することを、任意の段または

インタリーブングができなくなるまで繰り返すことにより、インタリーブパターン記述を生成する。

また、本発明のインタリーブパターンの記述作成方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、生成されたインタリーブパターン記述を検査し、検査に不合格であれば、パラメータの一部もしくは全てを変更し、インタリーブパターン記述を再生成し、検査に合格するまでこれを繰り返し、最終的に、検査に合格したインタリーブパターン記述を生成する。

上記構成のインタリーブパターン記述作成方法において、前記生成されるインタリーブパターン記述は、インタリーブパターンテーブル、インタリーブパターン方程式、またはインタリーブパターン記述言語である。

上記の発明により、インタリーブングに要するデータ量を低減しながら種々のインタリーブングに柔軟に対応することができる。

また、本発明は、インタリーブング方法を伝送系装置やターボ符号化器等に適用する方法、その伝送系装置や符号化器等の装置、及びある対象に適したインタリーブングパターン作成プログラムを記録した記録媒体を提供することを第3の目的とする。

上記の目的を達成するために、本発明のインタリーブパターン作成方法は次のように構成される。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを

使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、ある単位長が与えられたとき、該単位長に対応するブロックインタリーブの行数または列数を予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定した行数

または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成する。

また、上記構成において、ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する。

また、本発明は上記構成において、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直す。

また、上記構成において、適応対象としてターボ符号化であり、第1段目の行数を7とする。

更に、適応対象として伝送であり、第1段目の列数を1フレームのスロット数とする。

上記の発明により、ターボ符号化や伝送等に適したインタリーブパターンを得ることができる。

上記目的を達成するための本発明の装置は、ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブングを実行するインタリーブング装置において、1または複数のインタリーブングパターンを予めテーブルに登録しておく手段と、該テーブルを参照して、入力したデータ系列に該複数のインタリーブングパターンのいずれかを適用して出力する手段と、必要に応じて該出力に対してさらに該複数のインタリーブングパターンのいずれかを適用して出力することを繰り返す手段とを有する。

また、上記構成において、前記テーブルは、少なくとも請求項1から4のうちいずれか記載のインタリーブング方法によるインタリーブングパターンを予め登録しておく。

また、上記構成において、前記インタリーブングパターンは、請求項21記載のインタリーブングパターン作成方法による。

更に、上記インタリーブング装置において、インタリーブングパターンを使用する代りに、入力したデータ系列のインタリーブング先を計算し、該計算結果に基づきインタリーブング処理を行いデータ出力する。

上記の発明により、インタリーブング処理を行う装置を提供することができ、特に、ターボ符号化や伝送等に適した装置を提供できる。

上記目的を達成するための本発明によるプログラムを記録した記録媒体は、ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法におけるインタリーブパターンの記述作成を行うプログラムを記録したコンピュータ読み取り可能な記録媒体において、該プログラムは、ある単位長が与えられたとき、該単位長に対応するブロックインタリーブの行数または列数を予め定められている適用対象に適したインタリーブ

・パターン・リストを用いて決定し、決定した行数または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成する。

更に、上記構成において、本発明のインタリーブパターン作成プログラムを記録した記録媒体において、該プログラムは、ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回繰り返し、得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する。

上記構成において、本発明のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直す。

更に、本発明のインタリーブパターン作成プログラムを記録した

記録媒体において、前記プログラムは、適応対象としてターボ符号化であり、第1段目の行数を7とする。

更に、本発明のインタリーブパターン作成プログラムを記録した記録媒体にお

いて、前記プログラムは、適応対象として伝送であり、第1段目の列数を1フレームのスロット数とする。

上記の発明により、インタリービングパターン作成を行うプログラムを記録した記録媒体を提供することができ、特に、ターボ符号化や伝送等に適したインタリービングパターン作成を行うプログラムを記録した記録媒体を提供することができる。

#### 図面の簡単な説明

図1は、従来のインタリービング方法を示す図である。

図2は、本発明の第1の実施の形態のインタリービング方法を示す図である。

図3は、本発明の第1の実施の形態のインタリービング方法を示す図である。

図4は、本発明の第2の実施の形態のインタリービング方法を示す図である。

図5は、本発明の第3の実施の形態のインタリービング方法を示す図である。

図6は、本発明の第4の実施の形態のインタリービング方法を示す図である。

図7は、本発明の第5の実施の形態のインタリービング方法を示す図である。

図8は、 $L = 64$ ビット長のデータが8ビット×8ビットのブロックインタリーブに書き込まれたことを示す図である。

図9は、シンボル単位のインタリービングにおける第1の場合を示す図である。

図10は、シンボル単位のインタリービングにおける第2の場合

を示す図である。

図11は、シンボル単位のインタリービングにおける第3の場合を示す図である。

図12は、インタリーブ処理を説明する図である。

図13は、本発明の第7の実施の形態のインタリーブ処理を説明する図である。

図14は、本発明の第7の実施の形態のインタリーブ処理を説明する図である。

図15は、本発明の第7の実施の形態のインタリーブ処理を説明する図である。

。

図16は、本発明の第8の実施の形態のインタリーブ処理を説明する図である

。

図17は、本発明の第8の実施の形態のインタリーブ処理を説明する図である

。

図18は、本発明の第9の実施の形態のインタリーブ処理を説明する図である

。

図19は、本発明の第9の実施の形態のインタリーブ処理を説明する図である

。

図20は、本発明の第9の実施の形態のインタリーブ処理を説明する図である

。

図21は、本発明の第9の実施の形態のインタリーブ処理を説明する図である

。

図22は、本発明の第9の実施の形態のインタリーブ処理を説明する図である

。

図23は、インタリーブ・パターン記述言語の定義の例を説明する図である。

図24は、インタリーブ・パターン記述言語の定義の例を説明する図である。

図25は、インタリーブ・パターン記述言語の定義の例を説明す

る図である。

図26は、インタリーブ・パターン記述言語の定義の例を説明する図である。

図27は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図28は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図29は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図30は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図31は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図32は、インタリーブ・パターンを生成する手順のフローを示す図である。

図33は、生成されたインタリーブ・パターンの決定の手順を示すフローチャートである。

図34は、ターボ符号器の構成例を説明するブロック図である。

図35は、移動無線の送受信機の構成例を説明するブロック図である。

図36は、デインタリーブングの例を示す図である。

図37は、デインタリーブングの例を示す図である。

図38は、ターボ符号に適したインタリーブ・パターンの作成を説明するフローチャートである。

図39は、インタリーブ・パターンの決定過程の詳細を示す図である。

図40は、インタリーブ・パターンの決定過程に使用する、予め定めたインタリーブ・パターンのリストを示すテーブルである。

図41は、インタリーブ・パターンのマルチステージ・インタ

リーブング法による作成過程の詳細を示す図である。

図42は、インタリーブ・パターンの作成過程の1段を説明する図である。

図43は、図42の作成過程の具体的な例である。

図44は、インタリーブ・パターンの作成過程の他の例を説明する図である。

図45は、作成されたインタリーブ・パターンのチェックを説明する図である。

図46は、伝送路インタリーブに適したインタリーブ・パターンの作成を説明するフローチャートである。

図47は、インタリーブ・パターンの決定過程の詳細を示す図である。

図48は、インタリーブ・パターンの作成に使用する、予め定めたインタリーブ・パターンのリストを示すテーブルである。

図49は、インタリーブ・パターンのマルチステージ・インタリーブング法による作成過程の詳細を示す図である。

図50は、インタリーブを行う装置の例を示す図である。

#### 発明を実施するための最良の形態

以下、図面を参照して本発明の実施の形態を詳細に説明する。以下の説明では、2次元の配列を用いてインタリーバを図示し説明しているが、これは説明の便宜上のものである。2次元の配列ではなく1次元の配列を用いて本発明を実施できることは言うまでもない。

なお、以下のインタリービング処理等は、入力されるビット系列等の信号処理等を行う処理装置において実行される。

まず、本発明の第1の実施の形態を説明する。

図2と図3は、本発明の第1の実施の形態のインタリービング方法を示す。図2は、まず、従来例と同様に1フレームのデータ200として1152ビットを入力して、 $72 \times 16 (= 1152)$ イ

ンタリーバ210のバッファに対して行方向に行ベクトル215の書き込みを行う。本発明のインタリービング方法は、 $72 \times 16$ インタリーバではなく一般の $N \times M$ インタリーバについても適用可能であることはもちろんである。 $72 \times 16$ インタリーバ210において、16列ある列ベクトル220等それぞれは72ビットで構成されているが、この列ベクトル220等を読み出し、それぞれについて対応する16個の $9 \times 8 (= 72)$ インタリーバ230、235、・・・、240でインタリービングを行う。つまり $9 \times 8$ インタリーバ230等のバッファに対して上記の列ベクトル220等を行方向に書き込む。最後に16個ある $9 \times 8$ インタリーバの各々に対して、順に列方向にデータを読み出し、出力すなわちインタリーブされたデータ245を取り出す。

図1におけるインタリーブされたデータの配置は、列の中に関しては時間順に順序正しく並んでいるが、図2におけるインタリーブされたデータの配置は、より複雑なものになっていることが分かる。ここで定量的に評価するため、従来の技術で説明した尺度(2)の観点でインタリービングの能力を評価する。

図1の出力130において、「0」の隣は「16」である。したがって、入力データにおいては、この2つのビットは16ビット離れている。全てのビットに

ついて同様に調べてみると、連続する2ビットの出力は、入力系列において少なくとも16ビット離れていることが分かる。つまり、上記尺度(2)は16ビットとなる。

図2では、上記尺度(2)は128ビットとなり、本実施の形態1の方法は、インタリーブングの能力を引き上げることができたことが分かる。

図3は、さらにもう一段階インタリーブングを繰り返している方法を示す。図2の9×8インタリーブ230等内の各列のデータをさらに、各列毎に、3×3(=9)インタリーブ285、287、・・・、293において、インタリーブングを行っている。最終的に

3×3インタリーブ285等に対して、順に列方向にデータを読み出し、出力すなわちインタリーブされたデータ295を取り出す。

図3では、上記尺度(2)は384ビットなり、繰り返しインタリーブングを行うことでインタリーブングの能力を引き上げることができることが分かる。

次に、本発明の第2の実施の形態を説明する。

図4は、本発明の第2の実施の形態のインタリーブング方法を示す。

図3では、72×16インタリーブ310を列方向に読み出していたが、本実施の形態2では72×16インタリーブ310の行ベクトル315の16ビットを読み出し、4×4インタリーブ320、330等に同様に行方向に書き込みを行う。次に、4×4インタリーブ320等の列を順に読み出し、先ほどの72×16インタリーブ310の各行にデータを戻す。この場合、先の72×16インタリーブ310の代わりに別の72×16インタリーブ335を用いてもよい。すべての4×4インタリーブ320等の列のデータを戻したら、72×16インタリーブ310のバッファを列方向に読み出し、インタリーブされたデータ340を取り出す。

従来のインタリーブング法の出力結果350と比較すると、72×16インタリーブ310における各列内におけるデータ配置は同じだが、各列の配置が異なることが分かる。ここで、上記尺度(1)の観点でインタリーブングの能力を評価する。従来の方法においては、入力データの「0」と「1」は、インタリーブ

されたデータにおいては、72ビット離れている。同様に全てのビットについて調べると、上記尺度(1)は72ビットであることが分かる。本実施の形態2では上記尺度(1)は288ビットとなり、インタリーブングの能力を引き上げることができたことが分かる。

次に、本発明の第3の実施の形態を説明する。

図5は、本発明の第3の実施の形態のインタリーブング方法を示

す。本実施の形態は、実施の形態第1と第2とを組み合わせ、それぞれのインタリーブング法を繰り返す方法である。

図5において、1フレームのデータ400として16ビットを入力して、 $4 \times 4$  (=16) インタリーブ410のバッファに対して行方向に書き込みを行う。 $4 \times 4$  インタリーブ410において、4列ある列それぞれは4ビットで構成されているが、この列を読み出し、それぞれについて対応する4個の $2 \times 2$  (=4) インタリーブ420、425、430、435でインタリーブングを行う。つまり $2 \times 2$  インタリーブ420等のバッファに対して上記の列を行方向に書き込む。

次に、 $2 \times 2$  インタリーブ420等の列の2ビットを列毎に順次読み出し、先ほどの $4 \times 4$  インタリーブ410の各列にデータを戻す。この場合、先の $4 \times 4$  インタリーブ410の代わりに別の $4 \times 4$  インタリーブ440を用いてもよい。

このインタリーブ410または440に対して各行を読み出し、それぞれについて対応する4個の $2 \times 2$  (=4) インタリーブ445、450、455、460でインタリーブングを行う。つまり $2 \times 2$  インタリーブ445等のバッファに対して上記の行を行方向に書き込む。

次に、 $2 \times 2$  インタリーブ445等の列の2ビットを列毎に順次読み出し、先ほどの $4 \times 4$  インタリーブ410または440の各行にデータを戻す。この場合、先の $4 \times 4$  インタリーブ410または440の代わりに別の $4 \times 4$  インタリーブ470を用いてもよい。すべての $2 \times 2$  インタリーブ445等の列のデータを戻したら、 $4 \times 4$  インタリーブ410または440または470のバッファを列方向に読み出し、インタリーブされたデータ480を取り出す。

以上により、尺度（１）および（２）を同時に改善することができ、インタリーピングの能力をさらに引き上げることができる。

したがって、本発明によれば同じ $N \times M$ のバッファ・サイズの内

インタリーピングであっても、連続する２ビットの入力は、充分繰り返すインタリーブ後の出力系列において $2N$ ビット以上遠くに引き離せ、連続する２ビットの出力は、入力系列においては $2M$ ビット以上離すことが可能である。例えば、 $8 \times 8$ のバッファ・サイズの内インタリーピングの場合は、３回の繰り返しによりインタリーブ後の出力系列において $2 \times 8$ ビット以上遠くに引き離せ、連続する２ビットの出力は、入力系列においては $2 \times 8$ ビット以上離すことが可能である。

さらに、本発明はバースト誤り伝送路またはバースト誤り記録媒体で生じるバースト誤りのランダム化に用いることができる。ターボ符号化に適用するインタリーピング法として用いることもできる。

次に、本発明の第４の実施の形態を説明する。図６は、本実施の形態を示す。

上述の実施の形態第１から第３のように、同一のインタリーピング・ステップにおいて必ずしも同一のインタリーブを繰り返し用いなくても良い。図６において、入力系列を $72 \times 16$ インタリーブに書き込んだ後、 $72 \times 16$ インタリーブ $600$ の行毎に１６ビットずつ読み出し、第１行目は $4 \times 4$ インタリーブ $610$ に、第２行目は $6 \times 3$ インタリーブ $620$ に、第３行目は $8 \times 2$ インタリーブ $630$ に、等のように行毎にインタリーブの形を変えることも可能である。また、１６ビットの入力系列に対して $6 \times 3$ インタリーブというようにインタリーブ・バッファの中のすべてに対して入力データを書き込む必要もない。

次に、本発明の第５の実施の形態を説明する。図７は、本実施の形態を示す。

図７は、図２と同様のインタリーピングの例を示す。ただし、図２の例では、第１のインタリーピング・ステップにおいて、入力系列を複数の１６ビットからなるブロックに分割しているが、そのブロックの中は時間順のままである。一方、図７の例では、そのブ

ロック内において、擬似ランダム・インタリーピングを行い、 $72 \times 16$ インタ

リーバ700に書込を行っている。このように、本発明の繰り返し処理と疑似ランダム・インタリーブング方法に用いられるようなビット順の入れ替え処理とを組み合わせることが可能であり、このインタリーブング方法の例を示したものが図7である。

次に、本発明の第6の実施の形態を説明する。

上述した実施の形態においては、ビット単位のインタリーブング方法を示したが、シンボル単位でも同様にしてインタリーブングを行うことができる。以下、その例を第6の実施の形態として説明する。

まず、 $L$ ビット長のデータを $N \times M$  ( $L \leq N \times M$ ) のブロックインタリーブへ書きこむ。ここで、1シンボルを $K$ ビットとし、 $N \times M$ のブロックインタリーブにおいては連続（隣接）する $K$ ビットを1シンボルとする。

縦方向に連続する $K$ ビットを1シンボルとした第1の場合には、 $(N/K)$ シンボル $\times M$ シンボルのブロックインタリーブとみなすことができ、上述した方法で縦方向及び横方向に複数段インタリーブを行い、シンボルをビットに直して読み出すことで、シンボル単位のインタリーブングが可能となる。また、横方法に連続する $K$ ビットを1シンボルとした第2の場合には、 $N$ シンボル $\times (M/K)$ シンボルのブロックインタリーブとみなすことができ、同様にしてシンボル単位のインタリーブングができる。更に、 $K = N_1 \times M_1$ であるとして、隣接する $K$ ビットを1シンボルとした第3の場合には、

$(N/N_1) \times (M/M_1)$ シンボルのブロックインタリーブとみなして、同様にしてシンボル単位のインタリーブングができる。

以上説明した方法の具体例を図を用いて説明する。図8は、 $L = 64$ ビット長のデータが $(N =) 8$ ビット $\times (M =) 8$ ビットのブロックインタリーブに書き込まれたことを示す図である。この後の

処理は、第1～第3の場合について、図9～図11において説明する。

図9は $K = 2$ における第1の場合を示す図である。図9の4シンボル $\times 8$ シンボルのブロックインタリーブがビット単位のインタリーブングについて既に説明した方法でインタリーブングされ、インタリーブ650のシンボルがビットに直

され、インタリーブ660となり、読み出しが行われる。

また、 $K=2$ における第2の場合は、図10に示す方法でインタリーブリングが行われ、 $K=4$ における第3の場合は、図11に示す方法でインタリーブリングが行われる。これらの具体的方法については、それぞれの図及び上記の説明等から明らかであるので説明は省略する。

以上説明したように、本発明の上記第1～第6の実施の形態におけるインタリーブリング方法によれば、前述の第1の目的が達成され、バッファに対する書き込みまたは読み出しの処理を1回行った後、さらに順番を入れ替える処理を繰り返して適用することにより、1回ずつ時間順に読み書きしている場合よりもインタリーブリングの効果を向上させることが可能である。

なお、このようなインタリーブリング方法をマルチプル・インタリーブリング法と称する。

上述したとおり、デジタル・システムの場合、ビットかシンボル等の単位でインタリーブリングにおける並び替えが行われる。上述の方法は、バッファ等にデータを書き込み、それを読み取る方法を示しているが、インタリーブリングによる順番の入れ替え情報をパターン（以下、インタリーブ・パターンと称する）として持ち、それを参照して並び替えることも可能である。インタリーブリングはビット単位、シンボル単位等で処理されるが、以下では簡単のためビット単位に行った例を示す。

図12は、16ビット系列のインタリーブリングを行った例である。

図12では、インタリーブ・パターン・テーブルを参照することによりビット単位のインタリーブリングを行っている。図12では、インタリーブリングが行われる入力された16ビットの系列670は、インタリーブ・パターン・テーブル680に記憶されている順番にしたがって、入力系列内のビット（もしくはシンボル等）の順番の入れ替えが行われる。

図12において、そこに示されているインタリーブ・パターン・テーブルに示されている順番を、矢印のように縦方向の順に0、8、4、12、2、・・・と読み出す。その読み出された順番に、入力された16ビットの系列を、順次、入

力系列の0番目のビットを出力系列の0番目に、1番目のビットを8番目と入れ替える。そして、インタリーブ後のビット系列を出力する。

次に、本発明の第2の目的を達成する手段における実施の形態を、第7の実施の形態から説明する。

図13～図15は、本発明の実施の形態7を示す。

図13および図14では、16ビットの系列670をインタリーブする例を示している。すなわち、4ビット系列の変換を示すインタリーブ・パターン・テーブルAおよびインタリーブ・パターン・テーブルBを用意しておき、この2つの4ビットのインタリーブ・パターン・テーブルから、16(4×4)ビット系列の変換を示すインタリーブ・パターン・テーブル680を生成する。そして、この生成された16ビット系列のインタリーブ・パターン・テーブルを用いて、入力される16ビット系列670のインタリーブを行う。

図13において、予め用意されているテーブルAがテーブルCの書き込み方向、またはテーブルBがテーブルCの書き込み方向の垂直方向を規定している。L=16ビットのインタリーブを行う際、LA=4ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブルAとLB=4ビットのインタリーブ・

パターンを記述したインタリーブ・パターン・テーブルBを用いて、L (≤ LA×LB) ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブルCを作成する。(図13の①)

インタリーブ・パターン・テーブルのC[i] (ビット列Cのi番目) を作成するための演算は、図13の例では、

$$C[i] = A[i \% LA] + LA \times B[i / LA]$$

であり、LA=4である。(ここで、iは系列のビットの位置を示すアドレスであり、0以上の整数とする。これ以降の記述では、系列の位置を示すアドレスをi、j、k、…とし、0以上の整数とする。A[i]は、テーブルAのi番目の要素を示す。“%”は剰余演算子で、i%LAはiをLAで割り算した余りを意味し、また、i/LAはiをLAで割り算した結果の整数部(小数部を切り捨

てた数)を意味する。以下の式においても同様である。但し、テーブルAがテーブルCの横方向のパターンを規定し、テーブルBがテーブルCの縦方向を規定するものとする。

この結果をインタリーブ・パターン・テーブルC680に対して横方向に書き込むことで、インタリーブ・パターン・テーブルC680を生成する。

インタリーブングする際は、テーブルCを縦方向に順番に読み出し、それを参照して入力系列のインタリーブングを行う(図13の②)。これは、インタリーブ・パターン・テーブルC680に記憶されている順番にしたがって、系列内のビットの順番の入れ替えを行う。

なお、読み出し方向は必ずしも下向きである必要はない。また、書き込み方向は必ずしも右方向である必要が無い。例えば、読み出し方向を上向きというように図とは逆方向にすることも可能である。

また、図13において、テーブルAがテーブルCの書き込み方向、またはテーブルBがテーブルCの書き込み方向の垂直方向を規定しているとしたが、テーブルAとBの関係は入れ替えることができ、

インタリーブ・パターン・テーブルAおよびBは同一のパターンであっても、異なるパターンであっても構わない。

テーブルAとテーブルBが同一の場合、どちらか一方のテーブルのみ用いることも可能である。たとえば、 $A=B$ の場合、

$$C[i] = A[i \% LA] + LA \times A[i / LA]$$

もしくは

$$C[i] = B[i \% LB] + LB \times B[i / LB]$$

と記述することも可能である。これらのことは、以下、図13から図21まで同様である。

図14は、図13の例と同様の結果が得られる別の演算を示している。図14で行われているインタリーブ・パターンC680の作成は、

$$C[i] = LA \times B[i \% LB] + A[i / LB]$$

であり(図14の①)、図13と異なる。但し、テーブルAがテーブルCの横方

向のパターンを規定し、テーブルBがテーブルCの縦方向を規定するものとする。  
この結果をテーブルCに対して縦方向に書き込む。

なお、インタリーブ・パターン・テーブルAとBは入れ替わってもよい。また、テーブルAおよびBは同一のパターンであっても、異なるパターンであっても構わない。テーブルAとBが同一の場合テーブルはAもしくはBのどちらか一方のみでも構わない。

インタリーブングする際は、テーブルCを同（縦）方向に順番に読み出し、それを参照して入力系列のインタリーブングを行う（図14の②）。

このように、インタリーブ・パターン・テーブルC680の生成する演算は任意に変化させることが可能である。また、読み出し方向と書き込み方向は必ずしも同一方向である必要が無く、図14に示された方向である必要も無い。テーブルの書き込み方向、読み出し方向も自由に設定することが可能である。

図15は、図13および図14に示したような16ビット・インタリーブではなく、15ビット・インタリーブを行う例である。

図15において、 $L = 15$ ビットのインタリーブを行う際、 $LA = 4$ ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブルAと $LB = 4$ ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブルBを用いて、 $L (\leq LA \times LB)$ ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブルC700を作成する（図15の④）。このインタリーブ・パターン・テーブルC700の作成方法は、図13と同様、

$$C[i] = A[i \% LA] + LA \times B[i / LA]$$

となる（ $LA = 4$ ）。但し、テーブルAがテーブルCの横方向のパターンを規定し、テーブルBがテーブルCの縦方向を規定するものとする。

この結果は、テーブルCに対して横方向に書き込むわけだが、テーブルCは16ビットのインタリーブ・パターンを記述しているので、15ビットのインタリーブングする際は、テーブルCを縦方向に順番に読み出し、15以上の数を読み込んだ場合はそれを破棄することで、15ビットのインタリーブングを行う（図15の②）。

図15のように、テーブルCを読み込むときに15以上の数を読み飛ばすことにより、15ビットのインタリーブ・ピングを行うことができるが、テーブルCに対して書き込みをする際に15以上の書き込みを禁止にすることにより、15ビットのインタリーブ・パターンを記述したテーブルCを作成し、これをもとにインタリーブ・ピングを行うことも可能である。すなわち、図15において、4ビットのインタリーブ・パターンを記憶したテーブルAと4ビットのインタリーブ・パターンを記憶したテーブルBを用いて、15 ( $< 4 \times 4$ ) ビット of インタリーブ・パターン・テーブルCを作成する場合、14 ( $= 15 - 1$ ) 以上の数を書き込まないことにより、15ビット

のインタリーブ・パターン・テーブルを作成することが可能である。

第7の実施の形態においては、例えば、一つのインタリーブ・パターン・テーブル ( $A=B$  の場合)、もしくは二つのインタリーブ・パターン・テーブルから、よりインタリーブ・ピング長の大きいインタリーブ・パターン・テーブルを作成している。これにより、あるインタリーブ長のパターンをより小さいインタリーブ長のパターンの複数の組み合わせで表わすことができ、固定長パターンのメモリ量を削減できる。

たとえば、1000ビット分のインタリーブ・パターン・テーブルは、従来では1000ビット分のインタリーブ・パターン・テーブルのためのメモリが必要だが、実施の形態7においては、1000ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル $\times$ 50ビット・インタリーブ・パターン・テーブルで表現することで、70 ( $= 20 + 50$ ) ビット分のメモリに削減することができる。

また、900ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル $\times$ 50ビット・インタリーブ・パターン・テーブルで表現することで、固定長のインタリーブ・パターン・テーブルを増加させずに、1000ビットと900ビットのインタリーブ・ピングを行うことができ、そのインタリーブ・ピング長に対応したインタリーブ・ピングを行うことが可能である。

次に第8の実施の形態を説明する。

本発明の第8の実施の形態は、図13～図15に示した第7の実施の形態と同様のインタリーブング結果と同様の結果が得られるが、インタリーブ・パターン・テーブルCは作成せず、直接テーブルAとテーブルBから演算して、インタリーブ先を求め、これによりインタリーブングを行うものである。第8の実施の形態を図16および図17に示す。

図16においては、図13の例と同様の結果が得られる16ビット系列の例を示している。

図示されているように、図13のようなインタリーブ・パターン・テーブルCは作成していない。4ビットのインタリーブ・パターンを記憶したテーブルAと4ビットのインタリーブ・パターンを記憶したテーブルBを用いて、系列内のビットの入れ替え先を計算し（図16の①）、その結果をもとに、インタリーブングを行う（図16の②）。

この直接テーブルAとテーブルBから系列内の1番目の要素に対するインタリーブング先j番目を計算するための式は、図14における式と同様の

$$C[i] = 4B[i \% 4] + A[i / 4]$$

である。

なお、テーブルAとBは入れ替わってもよい。また、インタリーブ・パターン・テーブルAおよびBは同一のパターンであっても異なるパターンであっても構わない。テーブルAとBが同一の場合、

テーブルはAもしくはBのどちらか一方のみでも構わない。つまり、

$$\begin{aligned} j &= 4A[i \% 4] + A[i / 4] \\ &= 4B[i \% 4] + B[i / 4] \end{aligned}$$

でよい。

図17においては、インタリーブを指定するのに、インタリーブ・パターン・テーブルA、Bを用意する代わりに、インタリーブ・パターン方程式（710、720）を用いている。そして、このインタリーブ・パターン方程式を、インタリーブングを行うときに演算する（図17の①）ことにより、インタリーブを行う（図17の②）。

4ビットのインタリーブ・パターンを記述した方程式 a 7 1 0 と方程式 b 7 2  
0 は、

$$j a = 2 (i a \% 2) + (i a / 2) = f a (i a)$$

ただし、 $0 \leq i a \leq 4 j b$

$$= 2 (i b \% 2) + (i b / 2)$$

$$= f b (i b)$$

ただし、 $0 \leq i b \leq 4$  である。

この4ビットのインタリーブ・パターンを記述した方程式 a と方程式 b との双方を順次用いることにより、16ビット系列内の i 番目の要素に対するインタリーブ先 j 番目を計算する。それは、結局、

$$j = 4 f a (i \% 4) + f b (i / 4)$$

$$= 8 ((i \% 4) \% 2) + 4 ((i \% 4) / 2)$$

$$+ 2 ((i / 4) \% 2) + ((i / 4) / 2)$$

を計算して、インタリーブを行うことと同じである。

なお、方程式 a と b は入れ替わってもよい。インタリーブ・パターン方程式 a および b は同一の式であっても異なる式であっても構わない。方程式 a と b が同一の場合、方程式 a もしくは b のどちらか一方のみを用いてもよい。

図 17 に示されているインタリーブにおいて、用意されている4ビットの式から16ビットのインタリーブを計算し、その計算結果をまずテーブルに書き込み、インタリーブ・パターン・テーブルを作成してからインタリーブを行うことも可能である。これは、第7の実施の形態において、インタリーブをテーブルで規定せず、式により規定したことと同じである。

第8の実施の形態においては、一つのインタリーブ・パターン・テーブル (A = B の場合)、もしくは二つのインタリーブ・パターン・テーブルから、大きいインタリーブを行っているが、別のインタリーブ・パターン・テーブルを生成する必要がないという特徴がある。

また、一つのインタリーブ・パターン方程式 (a = b の場合) も

しくは二つのインタリーブ・パターン方程式から、よりインタリーブ長の大  
きいインタリーブを行うことができるが、別のインタリーブ・パターン・テ  
ーブルを生成する必要はない。ただし、インタリーブ・パターン・テーブルを生  
成することも可能である。

次に、第9の実施の形態を説明する。

第9の実施の形態は、第7の実施の形態または第8の実施の形態で示される処  
理を複数回繰り返して用いている例である。第9の実施の形態を図18～図22  
を用いて説明する。

図18は、第7の実施の形態である図13で示される処理を複数回繰り返して  
用いて、2つの2ビットのインタリーブ・パターン・テーブルA、Bおよび4ビ  
ットのインタリーブ・パターン・テーブルCから16ビットのインタリーブ・パ  
ターン・テーブルを生成する例である。

図18において、 $L = 16$ ビットのインタリーブを行う際、まず、 $LA = 2$ ビットの  
インタリーブ・パターンを記憶したテーブルAと、 $LB = 2$ ビットの  
インタリーブ・パターンを記憶したテーブルBを用いて、 $LC = 4 \leq LA \times LB$   
ビットのインタリーブ・パターン・テーブルD730を生成する（図18の①）

。

インタリーブ・パターン・テーブルD730を生成するための演算は、例えば

$$D[i] = 2A[i \% 2] + B[i / 2]$$

（テーブルAがテーブルDの書き込み方向、またテーブルBがテーブルDの書き  
込み方向の垂直方向を規定している場合）

で行うことができる。

次に、作成したテーブルDと $LD = 4$ ビットのインタリーブ・パターンを記憶  
したテーブルCを参照することにより、 $LE = 16 \leq LC \times LD$ ビットのインタ  
リーブ・パターン・テーブルE740を生成する（図18の②）。

インタリーブ・パターン・テーブルE740を生成するための演

算は、例えば、

$$E[i] = 4D[i \% 4] + C[i / 2]$$

(テーブルDがテーブルEの書き込み方向、またテーブルCがテーブルEの書き込み方向の垂直方向を規定している場合)

で行うことができる。

このようにして生成したインタリーブ・パターン・テーブルEを参照することにより、16ビット系列のインタリーブ処理を行う(図18の③)。

なお、テーブルAとBは入れ替わってもよい。インタリーブ・パターン・テーブルA、B、Cは同一のパターンであっても異なるパターンであっても構わない。同一パターンの場合、どちらか一方のテーブルのみ用いてもよい。テーブルAとBが同一の場合、

$$\begin{aligned} C[i] &= A[i \% 4] + 4A[i / 4] \\ &= B[i \% 4] + 4B[i / 4] \end{aligned}$$

となる。また、読み出し方向と書き込み方向は必ずしも同一方向である必要が無い。図に示された方向である必要も無い。

図19は、第8の実施の形態である図16に示した処理を複数回繰り返し組み合わせて、2つの2ビットのインタリーブ・パターン・テーブルA、Bおよび4ビットのインタリーブ・パターン・テーブルCを用いて、16ビットのインタリーブ処理を行う例である。

図19において、まず、4ビットの $id$  ( $0 \leq id < 4$ ) 番目のビットの入れ替え先 $jd$ 番目を、テーブルAとBを参照して計算する(図15の①)。この演算は、例えば、

$$jd = 2A[id \% 2] + B[id / 2]$$

(テーブルAがテーブルCの書き込み方向、またテーブルBがテーブルCの書き込み方向の垂直方向を規定している場合)である。

次に、入力系列16ビット750の $i$  ( $0 \leq i < 16$ ) 番目のビットの入れ替え先 $j$ 番目を、上述の演算結果とインタリーブ・パターン・テーブルCを参照して計算する(図19の②)。この演算

は、例えば、

$$j = 4 \times j_d + C[i/4]$$

(ただし、 $j_d$ は $i_d = i \% 4$ の移動先)

で行う。

最終的にこの計算結果に基づき、16ビット系列内のビットの順番を入れ替えることで、インタリーブを行う(図19の③)。

なお、テーブルAとBは入れ替わってもよい。インタリーブ・パターン・テーブルA、B、Cは、同一のパターンであっても異なるパターンであっても構わない。同一パターンの場合、どちらか一方のテーブルのみ用いてもよい。テーブルAとBが同一の場合、

$$\begin{aligned} C[i] &= A[i \% 4] + 4 A[i/4] \\ &= B[i \% 4] + B[i/4] \end{aligned}$$

である。

また、計算結果をテーブルに記憶することで、インタリーブ・パターン・テーブルも作成することができる。

図20は、方程式でインタリーブを規定している第8の実施の形態の図17の処理を繰り返した例である。

図20において、まず、2ビットのインタリーブ・パターンを記述した方程式a( $j_a = i_a$ )と方程式b( $j_b = i_b$ )から4ビットのインタリーブ・パターンを記述するための方程式d、すなわち

$$j_d = 2(i_d \% 2) + (i_d / 2)$$

を作成する(図20の①)。

次に、方程式dと4ビットのインタリーブ方程式eから、16ビットのインタリーブ方程式e、すなわち

$$\begin{aligned} j_e &= 8((i_e \% 4) \% 2) + 4((i_e \% 4) / 2) \\ &\quad + 2((i_e / 4) \% 2) + ((i_e / 4) / 2) \end{aligned}$$

により計算する(図20の②)。この計算した方程式eを用いてインタリーブを行う(図20の③)。

このとき、計算結果をまずインタリーブ・パターン・テーブルに書き込み、テ

ーブルを作成してからインタリーピングを行うことも可能である。

図21は、方程式とテーブルでインタリーブを規定して、それを基にインタリーブ・パターン・テーブルを作成して、インタリーピングを行う例を示している。

図21において、2ビットのインタリーブ・パターンを記述した方程式aと2ビットのインタリーブ・パターン・テーブルBから4ビットのインタリーピング方程式d、すなわち、

$$j_d = 2(i_d \% 2) + (i_d / 2)$$

を作成する(図21の①)。

次に、方程式dと4ビットのインタリーブ・パターン・テーブルCから、

$$E[i] = 4(2(i \% 4) \% 2) + ((i \% 4) / 2) + B[i / 4]$$

により、16ビットのインタリーブ・パターン・テーブルE760を作成する(図21の②)。そして、テーブルE760を参照してインタリーピングを行う(図21の③)。

図22は、図13の変形であるが、複数の4ビットのテーブルから16ビットのテーブルを作成する例を示している。

図22において、16ビットのインタリーブ・パターン・テーブルC770を作成する場合、複数の4ビットのテーブルA0からA3と4ビットのテーブルBとを用いて、

$$C[i] = A_{i/4}[i \% 4] + 4B[i / 4]$$

(テーブルA0～A3がテーブルCの書き込み方向、またテーブルBがテーブルCの書き込み方向の垂直方向を規定している場合)によりテーブルC770を作成し(図22の①)、テーブルCを参照することによりインタリーピングを行う(図22の②)。

なお、テーブルA0～A3とBは入れ替わってもよい。インタ

リーブ・パターン・テーブルA0～A3およびBは同一のパターンであっても異なるパターンであっても構わない。読み出し方向は必ずしも下向きである必要は

ない。また、書き込み方向も必ずしも右方向である必要が無い。

次に、第10の実施の形態について説明する。

第10の実施の形態は、インタリーブ・パターン記述言語によって定義されたインタリーブが与えられた場合、その言語を認識して、上述の第7～9の実施の形態等のインタリーブを用いることにより、インタリーブ・パターンを作成したり、インタリーブングを行うものである。

図23～図26は、インタリーブ・パターン記述言語の定義について説明する図である。図27～図31は、図23～図26で定義されたインタリーブ・パターン記述言語によってかけられた式が与えられた場合、その言語を認識し、上述の第7～9の実施の形態いずれかまたは組み合わせ等を用いて、インタリーブ・パターンを作成し、インタリーブングを行う例である。図32はインタリーブ・パターンの自動作成を行うことを説明する図である。図33は、インタリーブ・パターンの決定を行うフローを説明するフローチャートである。

まず、図23～図26を用いて、インタリーブ・パターン記述言語について説明する。

図23は、インタリーブ・パターン記述言語の定義1： $L[N \times M]$ を説明している。 $L[N \times M]$ と記載されている場合は、 $N \times M$ ブロック・インタリーブを意味する。このインタリーブは、 $L$ ビットの系列を $N \times M$ のブロック・インタリーブでインタリーブングを行うことを意味している。例として、 $L[N \times M]$ のブロック・インタリーブにより、 $L$ ビットの系列がインタリーブされている様子が示されている。

図24は、定義2： $R[A]$ を説明している。 $R[A]$ と記載さ

れている場合は、 $A$ ビットを逆順に並び替えることを意味している。例として、 $R[6]$ により、6ビットの系列が逆順に並び替えられていることが示されている。

図25は、定義3： $L[N1 \times M1, N2 \times M2, \dots]$ を説明している。 $L[N1 \times M1, N2 \times M2, \dots]$ と記述されているときは、複数の系列（各系列は $L$ ビット）をそれぞれ対応するインタリーブでインタリーブングを行うこと

を意味する。例として、 $6 [3 \times 2, 2 \times 3]$  と記述されている場合、2つの6ビットの系列がそれぞれインタリービングされている様子が示されている。

図26は、定義4： $L [N1 [N2 \times M2] \times M1]$  を説明している。

$L [N1 [N2 \times M2] \times M1]$  と記述されていると、Lビットの系列を  $N1 \times M1$  ブロック・インタリーブでインタリービングを行った後、M1個ある縦配列 (N1ビット) のそれぞれを  $N2 \times M2$  インタリーブでインタリービングを行うことを意味する。

また、 $L [N1 \times M1 [N2 \times M2]]$  と記述されている場合は、Lビットを  $N1 \times M1$  ブロック・インタリーブでインタリービングを行った後、N1個ある横配列 (M1ビット) のそれぞれを  $N2 \times M2$  ブロック・インタリーブでインタリービングを行うことを意味する。

例として、 $16 [4 [2 \times 2] \times 4]$  と記述されている場合が示されている。このように記述されている場合は、図示のように、16ビットの系列780が、 $4 \times 4$  のブロック・インタリーブA790に書き込まれ、その縦配列が読み出されて、それぞれ4つの  $2 \times 2$  のインタリーブB~Eにより、インタリービングされていることを意味している。インタリーブF800は、インタリーブB~Eの結果をまとめるために用いられているものである。

上述において説明したインタリービング記述言語は、インタリーブ・パターンを生成するために、また、インタリーブ・パターンを

参照して入力系列のインタリービングを行うために、用いることができる。

図27~図31を用いて、上述したインタリーブ・パターン記述言語で表されたものがどの様に実現されているのかを説明する。

図27は、インタリーブ・パターン記述言語により、 $16 [4 [2 \times 2] \times 4 [2 \times 2]]$  と表されたインタリーブ・パターンの作成要求を、前述したインタリーブ方法により、実現した例を示している。

$16 [4 [2 \times 2] \times 4 [2 \times 2]]$  で記述されているインタリーブ・パターンの意味は、以下の通りである。

(a) 1段目のインタリーブは  $4 \times 4$  ブロックインタリーブで16ビットのイ

インタリーピングを行う。

(b) 1段目のインタリーブの各横配列(4ビット)は $2 \times 2$ インタリーブでインタリーピングされる。

(c) 1段目のインタリーブの各縦配列(4ビット)は $2 \times 2$ インタリーブでインタリーピングされる。

これを、どの様にして実現しているかを図27は説明している。

図27において、入力された16ビット系列810は、 $4 \times 4$ のブロック・インタリーブA820に書き込まれる(図27の①)。次に、インタリーブA820から横方向に読み出されて、それぞれ $2 \times 2$ のインタリーブB~Eによりインタリーピングされる(図27の②)。これを、インタリーブF830に書き込み(図27の③)、今度は縦方向に読み出して、それぞれ $2 \times 2$ のインタリーブG~Jによりインタリーピングされる(図27の④)。

その結果をテーブル840に書き込む(図27の⑤)ことで、記述されたインタリーブ・パターンを作成することができる。

図24は、インタリーブ・パターン記述言語により、図23のときと同様の $16[4[2 \times 2] \times 4[2 \times 2]]$ と表されたインタリーブ処理要求を、前述したインタリーブ方法により、実現した例

を示している。

図28において、図28の①から⑤の処理により記述されたインタリーブ・パターンを作成するまでは、図27の①から⑤の処理と同様であるので説明は省略する。この後に、作成されたインタリーブ・パターン・テーブル850を参照することにより、インタリーピングを行う(図28の⑥)ことで、記述されたインタリーピングを行うことができる。

図29および図30は、上述したインタリーブ・パターン記述言語によってかかれた式が与えられた場合、その言語を認識し、第7~9の実施の形態またはそれらの組み合わせ等を用いて、インタリーブ・パターンを作成し、インタリーピングを行った例である。

図29は、 $16[4[2 \times 2] \times 4[2 \times 2]]$ と記述されたインタリーブ・

パターンの作成要求（もしくはインタリーブ処理要求）を、例えば、上述の13で説明したインタリーブ処理を繰り返して用いて行うことを示している。

図29では、インタリーブ・パターン記述言語で表されたインタリーブ・パターンを実現するために、まず、インタリーブ・パターン・テーブルA～Dを用いて、インタリーブ・パターン・テーブルEおよびFを作成する（図25の1および2）。次に、インタリーブ・パターン・テーブルEおよびFを用いて演算することにより、インタリーブ・パターン・テーブルG860を作成する（図29の③）。要求がインタリーブを行うことである場合は、このインタリーブ・パターン・テーブルGを用いてインタリーブを行う（図29の④）。

図30は、同じく16[4[2×2]×4[2×2]]と記述されたインタリーブ・パターンの作成要求（もしくはインタリーブ処理要求）を、例えば、上述の図17で説明した処理を繰り返すことで実現していることを示している。

図30において、2ビットのインタリーブ・パターン方程式a～

dにより、4ビットのインタリーブ・パターン方程式e、fを作成する（図30の①、②）。次に4ビットのインタリーブ・パターン方程式e、fから16ビットのインタリーブ・パターン方程式gを作成し（図30の③、④）、これを用いて、インタリーブを行う（図30の⑤）。

生成されたインタリーブ・パターンは、一度記憶すれば、次回もしくは別のインタリーブにおいて、もう一度作り直す必要が無く、インタリーブ・テーブルを読み込むだけで同じインタリーブ処理を行うことができる。

これを説明するのが図31に示した例である。

図31では、同じく16[4[2×2]×4[2×2]]と記述されたインタリーブ処理要求を行う場合で、例えば、すでに4[2×2]という4ビットのインタリーブ・パターンがすでに保持されていることが前提である。

例えば、図31においては、図29と同様の実現方法をとるとする。このとき、すでに4[2×2]というインタリーブ・パターンをシステムが、すでにインタリーブ・パターン・テーブルAおよびBという形態で保持している。このため、4[2×2]に対応する処理（図29の①および②）を行わずに、保持してい

図 2 7 ~ 図 3 1 で示したインタリーブ・パターン記述言語で表されたインタリーブ・パターンの実現方法は、これに限るものではなく、例えば、これらの処理は組み合わせて行うことも可能である。従って、インタリーブ・パターンは、インタリーブ・パターン・テーブルやインタリーブ・パターン方程式等はどちらを用いてもよ

上述により生成したインタリーブ・パターンから使用に適したものを選別する

フローチャートを示したのが図33である。

図33において、図32で説明したように、インタリーブ長に対応するインタリーブ・パターンを生成し(S204)、生成されたインタリーブ・パターンを検査する(S206)。

検査に不合格であれば、図32に示した各段のインタリーブのパターンの一部もしくは全てを変更し、インタリーブ・パターンを再生成して、新たなインタリーブ・パターンを生成する(S204)。

検査に合格するまでこれを繰り返し、最終的に生成するインタリーブ・パターンを決定する。

検査の項目としては、バースト誤り耐性の強さ、インタリーブされたビットのランダム性の強さなどである。特にターボ符号インタリーブとして使用することを前提とする場合は、符号重みの検査、トレリス終端を前提とした符号重みの検査などが挙げられる。

上述の説明においては、シンボルやユニット単位等、インタリーブされるどのような単位にも適用されることが当然である。また、インタリーブ対象の系列の長さは時間ごとに変化する場合もある。

第7～10の実施の形態で説明した本発明のインタリーブ・パターン生成法によれば、メモリ量の使用を抑えることができるとともに、インタリーブ・パターンを保持していないインタリーブ長に対しても、柔軟に対応することができる。すなわち、この方法を使用しなければ、1000ビットのインタリーブを行う場合、1000ビットそれぞれのビットの入れ替え方を記述したテーブルが必要であり、インタリーブ長(順番の入れ替え対象となるビット、シンボル等の単位の総数)が大きくなると、インタリーブ・パターン・テーブルを格納するためのメモリ量が増大してしまう。また、インタリーブ長が変化した場合、変化しただけの種類のインタリーブ長に対応する複数のインタリーブ・パターンをあらかじめ用意している必要がある。そのため、インタリーブ長の種類が多くなると、それぞれのインタリーブ長のインタリーブ・パターン・テーブルを格納するメモリ量が増大してしまう。例えば、インタリーブ長が10ビット、10

0ビット、1000ビット、10000ビットと変化するインタリーブにおいて、インタリーブ・パターンを記憶するのに合計  $10 \left( \left[ \log (10-1) \right] + 1 \right) + 100 \left( \left[ \log (100-1) \right] + 1 \right) + 1000 \left( \left[ \log (1000-1) \right] + 1 \right) + 10000 \left( \left[ \log (10000-1) \right] + 1 \right)$  ビット分のメモリが必要となる（ただし、 $\left[ \log X \right]$  は、 $X$  の2の対数を取り、小数部分を切り捨てることを意味し、

$\left[ \log (X-1) \right] + 1$  により、整数  $X$  を2進数で表したときの桁数を表している）。本発明では、このような問題点が発生しない。

また、インタリーブ・パターン記述言語を用いてインタリーブ・パターンを記述して、この様に記述されたインタリーブ・パターンを生成することができる。

この生成されたインタリーブ・パターンは、その特性を調べることも可能で、特性が悪いと判断されたインタリーブ・パターンは特性のよいインタリーブ・パターンに自動的に再生成されるシステムを付加することが可能である。

次に、本発明における第3の目的を達成するための手段についての実施の形態を説明する。以下では、ターボ符号化器、移動通信等における送受信機の伝送系等に適したインタリーブ方法について説明する。実施の形態を説明するにあたり、ターボ符号化器及び移動通信等における送受信機の構成について説明する。

図34は、ターボ符号化器の構成例を示す図である。ターボ符号化器は、再帰的組織畳み込み符号化器(RSC) (図34(b)参照)を用いて構成されている。図34(a)に示されている例のように、ターボ符号化器入力  $d$  に対して、出力  $X1 \sim X3$  を出力しているが、冗長ビット  $X1$  と  $X2$  との相関性を少なくするために、再帰的組織畳み込み符号化器(RSC) 13の前にインタリーブ11を挿入している。また、図には示されていないが、ターボ復号器は2つのデコーダ、インタリーブ、インタリーブの逆の処理を行うデインタリーブから構成されている。

図35は、移動通信におけるCDMA方式の送受信機等の構成の一部を示す図である。送信側では、チャネル・エンコーダ21でチャネル符号化を行った後、チャネル・インタリーブ22においてインタリーブを行い、SS送信機23

で、変調した信号にパイロット・シンボルを時分割多重して、拡散変調を行う。  
受信側では、R A K E 受信機 2 5 において、逆拡散を行った後に、パイロット・

シンボルを用いた R A K E 合成を行い、チャネル・デインタリーバ 2 6 において  
デインタリーピングを行い、チャネル・デコーダ 2 7 において復号を行う。伝送  
系に上記ターボ符号を適用する場合に、チャネル・エンコーダ 2 1 にターボ符号  
化器、チャネル・デコーダ 2 7 にターボ復号化器が使用される。

これらの装置において用いられているインタリーバのテーブルは、例えば、図  
1 2 において説明したものが使用できる。

ここで、チャネル・デインタリーバ 2 6 等で処理が行われているデインタリー  
ピングの例について図 3 6 および図 3 7 を用いて説明する。

図 3 6 の (a) はテーブル A ( $L A = 3$  ビット) 及びテーブル B を用いて 1 2  
ビットの系列をインタリーピングする例を示している。インタリーブ・パターン  
・テーブルの  $C[i]$  (ビット列 C の  $i$  番目) を作成するための演算は、

$$C[i] = L B \times A[i \% L A] + B[i / L A]$$

であり、 $L A = 3$ 、 $L B = 4$  である。また、テーブル A がテーブル C の縦方向の  
パターンを規定し、テーブル B がテーブル C の横方向を規定する。この演算によ  
りインタリーブ・パターン・テーブル C を生成し、入力に対してインタリーブ・  
パターン・テーブル C を参照して出力が得られる。

図 3 6 の (b) が、上記の逆の処理であるデインタリーブを示す図である。デ  
インタリーブのためのデインタリーブ・パターン・テーブル C 8 7 0 の生成は、  
上記のテーブル A とテーブル B を入れ替えて、同様の演算を行うことにより行わ  
れる。ここで、入力が、上記の 0、8、4、2、・・・7 であるとする、出力  
は上記の入力である 0、1、2、・・・11 となる。

図 3 7 の (a) は、 $L A \times L B > L$  の場合の例であり、図 3 7 の (b) はその  
デインタリーブを示す図である。テーブル生成までの処理は図 3 6 と同様である  
が、図 3 7 の (a) においては  $L$  以上の

値を読み出さないか、 $L$  以上の値をテーブル生成時に書き込まない。

図37の(b)における演算式は次のようになる、

$$C[i] = LB \times A[i \% LA] + B[i / LA] - \alpha$$

但し、 $\alpha$ は以下の規則に従う(C言語による表記である)。

```

 $\alpha = 0$ 
for(j=0; j<(LA * LB-L); j++) {
    if C[j]>=LB * A[(L-1-j)%LA]
        +B[(L-1-j)/LA]
     $\alpha++$ ;
}

```

以上説明したデインタリーブの方法は、前述したインタリーブに関して適用でき、以下で説明するインタリーブに関しても適用できる。

次に、第11の実施の形態について説明する。

なお、以下、インタリーブ・パターンを記述するための表記は、図23～図25において説明したものを使用する。

以下、図38～図45を用いて、ターボ符号に適するインタリーブ・パターンの生成方法について説明する。

図38は、Lビットのインタリーブ長を有するターボ符号に適したインタリーブ・パターンの作成方法を説明するフローチャートである。

図38における第1段階(S302)から高次段階(S306)において、図39で詳細に説明しているような決定過程により、Lビットのインタリーブ長を有するターボ符号に対するインタリーブ・パターンを決定している。各決定過程のブランチにおける処理がすべて終了することによりインタリーブ・パターンが決定されると、決定された最終結果により、インタリーブ・パターンを作成する(S308)。そして、作成したインタリーブ・パターンをチェックして、Lビットのインタリーブ長を有するターボ符号に適したイ

ンタリーブ・パターンを得ることができる。

さて、まずインタリーブ・パターンの決定過程を説明する。図39はインタリーブ・パターンの決定過程の詳細を示す図である。図40は、インタリーブ・パ

ターンの決定過程に使用する、予め定めたインタリーブ・パターン (PIP) のリストを示すテーブルである。図40に示されている予め定めたインタリーブ・パターン・リストは、ターボ符号化に適していることが分かっているインタリーブ・パターンのリストである。

図38の第1段階 (S302) において、 $L \leq N^1 \times M^1$  (上付き数字は段階を示す) の行と列として表されるインタリーブ・パターンを決定する必要があるが、この第11の実施の形態においては、 $N^1$ は7に固定している。そのため、 $M^1$ は、 $L$ を7で割り、その値が整数となる場合はその値、それ以外の場合はその値より大きい最小の整数とする。なお、 $N^1$ に対する予め定めたインタリーブ・パターン (PIP) として、図40のT7として示されているように、 $R \mid 7 \{ 3 \times 3 [2 \times 2] \}$ と定めておく。

第1段階におけるインタリーブ・パターンの行と列を決定するためには、7つの行 ( $M_1^1 \sim M_7^1$ ) をそれぞれ行と列として表す必要がある。このため、第2段階において、それぞれの行に対応した7つのブランチにおいて、また行と列を決定する必要がある (図39参照)。この行と列を決定するためには、図38の第2段階 (S304) に示されているように、列の数  $M_{Y^2}$  ( $Y=1, 2, \dots, 7$ ) はそれぞれ、図39のPIPのリスト中に示されている、7、13、17、29、37、43、59 ( $L > 3000$ ビット) か、5、7、11、13、17、37、43 ( $3000 > L \geq 301$ ビット) の数から選択する。行の数  $N_{Y^2}$  は、選択された  $M_{Y^2}$  で  $M^1$  を割り、得られた値が整数ならその値、それ以外の場合はその値より大きい最小の整数である。この  $N_{Y^2}$  に対応する IP が図40のテーブル中に定義されている場合は、このブランチに対する演算

は終了する。定義されていない場合は、次の段階 (S306) へ移行する。

次の処理 (S306) では、定義されていない行に対して、また行と列を決定する処理が決定されるまで行われる。この処理 (S306) では、図39に示すように、各ブランチにおいて次のように行われる。列の数  $M_{Y^2}$  ( $Z \geq 3$ ) は、前段の定義されていなかった行の数  $N_{Y^{(Z-1)}}$  の平方根の値以下の最も大きい図40のPIP (4と6以外) にある数とする。4と6を除外するのは、ターボ符号に

は列の数が奇数、もしくは、大きな値としたほうがよいことが経験的に知られているからである。行の数 $N_{r^2}$ は、前段の行の数 $N_{r^{2-1}}$ を上述で定めた $M_{r^2}$ で割り、得られた値が整数ならその値、それ以外の場合はその値より大きい最小の整数である。この行の数 $N_{r^2}$ に対して、図40のPIPが定義されている場合、このブランチの処理が終了する。この処理を各段階の各ブランチがすべて終了するまで行われる。

なお、図40に示したインタリーブ・パターン以外に、処理を早く終了するために、他の数に対応するインタリーブ・パターンを定義しておくこともできる。ただし、この他の数に対応するインタリーブ・パターンは、図38に示した高次段階による作成法と同様の方法により作成されたものである。図40に定義されているインタリーブ・パターンが多くなるとそれだけ処理を早く終了することができる。このように図40に示したインタリーブ・パターンを増加させても、 $M_{r^2}$  ( $Z \geq 3$ ) は、図40に示した2、3、5、7、8、9、11、13、17、20、29、37、43、47、53、59、61から選択される。

行と列のインタリーブ・パターンがすべて定義されると、この定義された行と列によるインタリーブから、インタリーブ・パターンを作成する(S308)。この処理を図41ないし図44を用いて詳しく説明する。

図41は、インタリーブ・パターンの前述したマルチステージ・インタリーブング法による作成過程の詳細を示す図である。この図からも理解できるように、図39における各ブランチの処理とは逆に、下位の段階で決定された行および列に対応するインタリーブ・パターン(IP)から、上位の行または列に対応するインタリーブ・パターン(IP)をそれぞれ決定して、最終的にLビットのインタリーブ・パターン(IP)を作成することができる。

行および列のインタリーブ・パターン(IP)から、インタリーブ・パターン(IP)をどのように求めるのかを図42ないし図44を用いて詳しく説明する。図42は、インタリーブ・パターンの作成過程途中の1段を説明する図である。図43は、図42の作成過程の具体的な例である。図44は、インタリーブ・パターンの作成過程の最終段階を説明する図である。

図42では、下位の処理で決定された列に対する $N_r^{(2+1)}$ ビットのインタリーブ・パターン(IP)および行に対する $M_r^{(2+1)}$ ビットのインタリーブ・パターン(IP)を用いて、各ブランチごとの $N_r^2 (= N_r^{(2+1)} \times M_r^{(2+1)})$ ビットのインタリーブ・パターン(IP)をどのように作成しているかを説明している。

図42において、列に対する $N_r^{(2+1)}$ ビットのインタリーブ・パターン(IP)および行に対する $M_r^{(2+1)}$ ビットのインタリーブ・パターン(IP)から演算により、各ブランチごとに、 $N_r^2$ ビットのパターン $C'[i]$ を作成している。 $C'[i]$ は $C'$ のパターンの $i$ 番目の要素を表している。この演算は、

$$C'[i] = M_r^{(2+1)} A[i \% N_r^{(2+1)}] \\ + B[i / N_r^{(2+1)}]$$

である。なお、 $A$ は、列の $N_r^{(2+1)}$ に対応するインタリーブ・パターン(IP)、行の $B$ は $M_r^{(2+1)}$ に対応するインタリーブ・パターン(IP)であり、“ $\%$ ”は剰余演算子で割り算した余りを取り、“ $/$ ”は割り算した結果の整数部を取る(少数部を切り捨て)

ことを意味する。

この演算で求めたパターン $C'$ を縦 $N_r^{(2+1)} \times$ 横 $M_r^{(2+1)}$ の容量を有するメモリに対して縦に書き込み、それを縦に読み出して $N_r^2$ ビットのインタリーブ・パターン $C$ を得ることができる。そのとき、 $M_r^2 < N_r^{(2+1)} \times M_r^{(2+1)}$ の場合は $N_r^2$ と等しいか大きい数をメモリには書き込まずにおくことで、 $N_r^{(2+1)} \times M_r^{(2+1)}$ より少ない場合もインタリーブ・パターン $C$ を得ることができる。これは、書き込みするときには全部書き込み、読み出すときに $N_r^2$ 以上の値を読み飛ばすことによっても同様にインタリーブ・パターンを得ることができる。

この処理について具体的な例を図43に示す。図43は、4ビット・インタリーブ・パターン(IP) $A$ と4ビット・インタリーブ・パターン(IP) $B$ から、 $4 \times 4 = 16$ より少ない15ビットのインタリーブ・パターン(IP) $C$ を得る例を示している。

図43において、4ビット・インタリーブ・パターン $A = \{0, 2, 1, 3\}$ および4ビット・インタリーブ・パターン $B = \{0, 2, 1, 3\}$ から演算によ

り、16ビットのインタリーブ・パターン  $C'$  を得て、 $4 \times 4$  のメモリ中に縦に順次書込む。この演算は、

$$C'[i] = 4A[i \% 4] + B[i / 4]$$

である。このとき、演算により得られた値15は、メモリ中には書き込まない。書き込まれたメモリから、同じ方向に順次読み出すことで、15ビットのインタリーブ・パターン  $C$  を得ることができる。

このようにして、図41の最終段階から第2段階までの各行と列に対するインタリーブ・パターン (IP) を求め、同様に第1段階の第1行から第7行に対するインタリーブ・パターン (IP) を求めることができる。そして、最終的にこの第1行から第7行のインタリーブ・パターン (IP) から  $L$  ビットのインタリーブ・パターンを求める。

図44は、この第1段階で得られた複数の行から  $L$  ビットのイン

タリーブ・パターンを作成することを説明するための図である。図44では、列に対応する  $N$  ビットのインタリーブ・パターン (IP) と  $N$  個の各行に対応するインタリーブ・パターン (IP) から  $L$  ビットのパターン  $C$  を作成している。

図44において、演算は、列である  $N$  を  $A$  とし、各行である  $M_0$  ないし  $M_{(n-1)}$  をそれぞれ  $B_0$  ないし  $B_{(n-1)}$  とすると、

$$C[i] = MA[i \% N] + B_{ixn}[i / N]$$

と、図43における場合とは異なり、 $B$  も変化している。これによりメモリに縦に順次書き込み、縦に順次読み出すことで、 $L$  ビットのインタリーブ・パターン  $C$  を作成することができる。 $L < M \times N$  であるときに処理は、図43における説明と同様である。

上述のようにして、 $L$  ビット長のインタリーブ・パターンを作成することができる (図38のS308)。図38において、次に、作成したインタリーブ・パターンをチェックする (S310)。そして、チェックした結果、得られたインタリーブ・パターンがリジェクトされると、 $N=7$  (表記は、 $R(7[3 \times R\{3\}])$ ) として、再度インタリーブ・パターンを作成し、前のインタリーブ・パターンと比較して、よい方を選択する。

図45を用いて、作成されたインタリーブ・パターンのチェックを説明する。  
 図45において、インタリーブ・ピングする前のLビットのビット列と、インタリーブ・ピングした後のLビットのビット列とを比較して、インタリーブ・ピングする前のビット列の最終ビットから30ビット以内のビットの一部もしくはすべてが、インタリーブ・ピングした後の最終のビットから30ビット以内にインタリーブ・ピングされると、このインタリーブ・ピングを行うインタリーブ・パターンはリジェクトされる。

この図38のフローチャートの処理でえられたインタリーブ・パターンは、ターボ符号化に適したものである。本ターボ符号化は拘束長3のターボ符号を想定している。つまり図34で示されるよう

に、遅延素子Dが(16)、(17)のように2つ(拘束長-1)あることを示している。拘束長4のターボ符号を想定した場合、図38の第1段階の $N^1$ は8 (PIP表記は $R \ 18 \ [4 \ [2 \times 2] \times 2] \ 1$ ) とすることもできる。つまり $M^1 = L/8$ となり、図41の $M^1$ のブランチは7から8に増える。

次に、本発明第12の実施の形態について説明する。

図46～図49を用いて、本発明の第12の実施の形態である伝送路インタリーブに適したインタリーブ・パターンの生成方法について説明する。

図46は、伝送系に適したインタリーブ・パターンの作成を説明するフローチャートである。図46における第1段階(S402)から高次段階(S406)において、図47で詳細に説明しているような決定過程により、Lビットのインタリーブ長を有する伝送路インタリーブに適したインタリーブ・パターンを決定している。各決定過程のブランチにおける処理がすべて終了することによりインタリーブ・パターンが決定されると、決定された最終結果により、インタリーブ・パターンを作成する(S408)。

さて、まずインタリーブ・パターンの決定過程を説明する。図47はインタリーブ・パターンの決定過程の詳細を示す図である。図48は、インタリーブ・パターンの決定過程に使用する、予め定めたインタリーブ・パターン(PIP)のリストを示すテーブルである。図48に定めたインタリーブ・パターンは、伝送系に適していることが分かっているインタリーブ・パターンである。

図46の第1段階(S402)において、 $L = N^1 \times M^1$  (上付き数字は段階を示す)の行と列として表されるインタリーブ・パターンを決定する必要がある。第1段階における列の数である $M^1$ は、1フレームのスロット数(インタリーブ長)にしたがって、16、32、64、128の中から選択する。第1段階の行の数 $N^1$ は、選択した $M^1$ で $L$ を割った結果の値以上の最小の整数とする。

第2段階(S404)においては、 $M^2$ は、図48に示されている予め定めたインタリーブ・パターン(PIP)のリストに対応する数(“13”および“17”を除く)の中から、 $N^1$ を割りきることができ、かつ $N^1$ の平方根以下の値を持つ最大の整数を選択する。ただし、この整数が $\sqrt{N^1/4}$  ( $N^1/4$ の平方根)より小さかったり、割りきれる候補がPIPリスト中になければ、 $N^1$ の平方根以下の値を持つ最大の整数をPIPリスト(“13”および“17”を除く)の中から選択する。“13”および“17”を除く理由は、経験的に伝送に適したインタリーブ・パターンは偶数であるからである。 $N^2$ は、選択された $M^2$ で $N^1$ を割り、その結果の値以上の最小の整数である。第2段階(S404)において、 $N^2$ が図48のPIPのリストに定義されている場合は、インタリーブ・パターンがすべて決定されるので、決定されたインタリーブ・パターンを用いてLビットのインタリーブ・パターンを作成する処理(S408)を行う。PIPのリスト中にない場合は、次の段階(S406)へ行く(図47参照)。

段階(S406)においては、 $M^Z$  (Zは段階の数を示す)は、第2段階と同様に、図48に示されている予め定めたインタリーブ・パターン(PIP)に対応する数(“13”および“17”を除く)の中から、 $N^1$ を割りきることができ、かつ $N^1$ の平方根以下の値を持つ最大の整数を選択する。ただし、この整数が $\sqrt{N^1/4}$  ( $N^1/4$ の平方根)より小さかったり、割りきれる候補がPIPリスト中になければ、 $N^1$ の平方根以下の値を持つ最大の整数をPIPリスト(“13”および“17”を除く)の中から選択する。 $N^Z$ は、選択された $M^Z$ により前段である $N^{(Z-1)}$ を割り、その結果の値以上の最小の数である。このような処理を、 $N^Z$ が図48のPIPに定義されているまで行う(図47参照)。定義されている場合は、インタリーブ・パターンがすべて決定されるので、決定された

インタリーブ・パターンを用いてLビットのインタリーブ・パ

ターンを作成する処理 (S 4 0 8) を行う。

なお、図 4 8 に示したインタリーブ・パターン以外に、処理を早く終了するために、他の数に対応するインタリーブ・パターンを定義しておくこともできる。この他の数に対応するインタリーブ・パターンの決定は、図 4 6 の高次段階の方法と同様に行われる。図 4 8 に定義されているインタリーブ・パターンが多くなるとそれだけ処理を早く終了することができる。このように図 4 8 に示したインタリーブ・パターンを増加させても、 $M \cdot 2^Z$  ( $Z \geq 2$ ) は、図 4 8 に示した 2、3、4、5、6、7、8、9、10、11、16、20、32、64、128 から選択される。

Lビットのインタリーブ・パターンを作成する処理 (S 4 0 8) を、図 4 9 のインタリーブ・パターンの前述したマルチステージ・インタービング法による作成過程の詳細を示す図を用いて説明する。

図 4 9 において、最終的に得られた、インタリーブ・パターン (IP)  $N^2$  および  $M^2$  を用いて、その前の段階の  $N^{(2-1)}$  を求める。この求め方は、図 4 2 および図 4 3 で説明したものであるので詳細は省略する。これを順次行うことにより、伝送に適したLビットのインタリーブ・パターンを得ることができる。

上述において、インタリーブ・パターンの長さをビット長としたが、インタリーブの対象のインタービング単位がビットであるか他の単位であるかにより、異なる表記となる。

次に、第 1 3 の実施の形態である、上述したインタービング方法を使用したインタリーブ装置について説明する。

これまでに説明したインタービング方法は、前記の図 3 4 ~ 3 5 に示したような機器等におけるインタリーバ及びデインタリーバに適用されるが、インタービングを行う装置であれば、本発明によるマルチプルインタービング法はこれらに限らず適用可能である。但し、第 1 1 及び 1 2 の実施の形態に示した本発明は特に図 3 4 ~ 3 5 に示したような機器、すなわちターボ符号化器、伝送系機

器に適する。

インタリーブとデインタリーブの構成は同一であるので、インタリーブの構成の一例について説明する。図50はインタリーブまたはデインタリーブを行う装置の例を示し、図50に示すように、インタリーブは入力バッファ30、出力バッファ32、メモリ34、CPU36から構成される。入力バッファ30には入力系列データが記録され、出力バッファ32にはインタリーブされた出力系列データが記録される。なお、デインタリーブの場合は、入力バッファ30にはインタリーブされているデータが記録され、出力バッファ32にはデインタリーブされた結果であるインタリーブをされる前のデータが記録される。入力バッファ30及び出力バッファ32はRAMやシフトレジスタ等により実現される。メモリ34には、これまで説明したようなインタリーブパターンテーブル、または出力バッファ32のインタリーブ先アドレスを直接計算するプログラムのどちらか一方または両方が記録されており、RAMやROM等で実現される。CPU36はバッファへの入出力指示、アドレス計算等を行う。なお、上記の構成はLSI等の集積回路で実現することも可能である。

次に、メモリ34にインタリーブパターンテーブルのみが記録されている場合の動作について説明する。

入力バッファ30に入力系列データが入力されると、CPU36はメモリ34中のインタリーブパターンテーブルを参照して出力先の出力バッファ32のアドレスを読み出し、入力系列データを出力バッファ32のそのアドレスに出力する。

アドレスを直接計算する場合には、入力バッファ30内の入力系列データのアドレスからCPU36がプログラムにより出力先のアドレスを計算し、出力バッファ32内そのアドレスに出力する。

次に、本発明の記録媒体について第14の実施の形態として説明する。

上述のフローチャート図38、図46等で説明した伝送系及びターボ符号化に適したインタリーブ・パターン作成方法をプログラムとしてコンピュータ上で実行することにより、インタリーブ・パターンを自動的に求めることができ、前述

のRAM等におけるパターンデータとして使用することができる。このとき、図40および図48に示されている定義されたインタリーブ・パターンは、インタリーブ・パターン自体を記憶装置上に格納しておきプログラムから参照することも可能であるし、表記のみを記憶し、その都度インタリーブ・パターンを作成して用いてもよい。また、例えば、図39や図41および図47や図49で用いている共通の処理はサブルーティンとしておき、他の処理から呼び出すことで使用することができる。

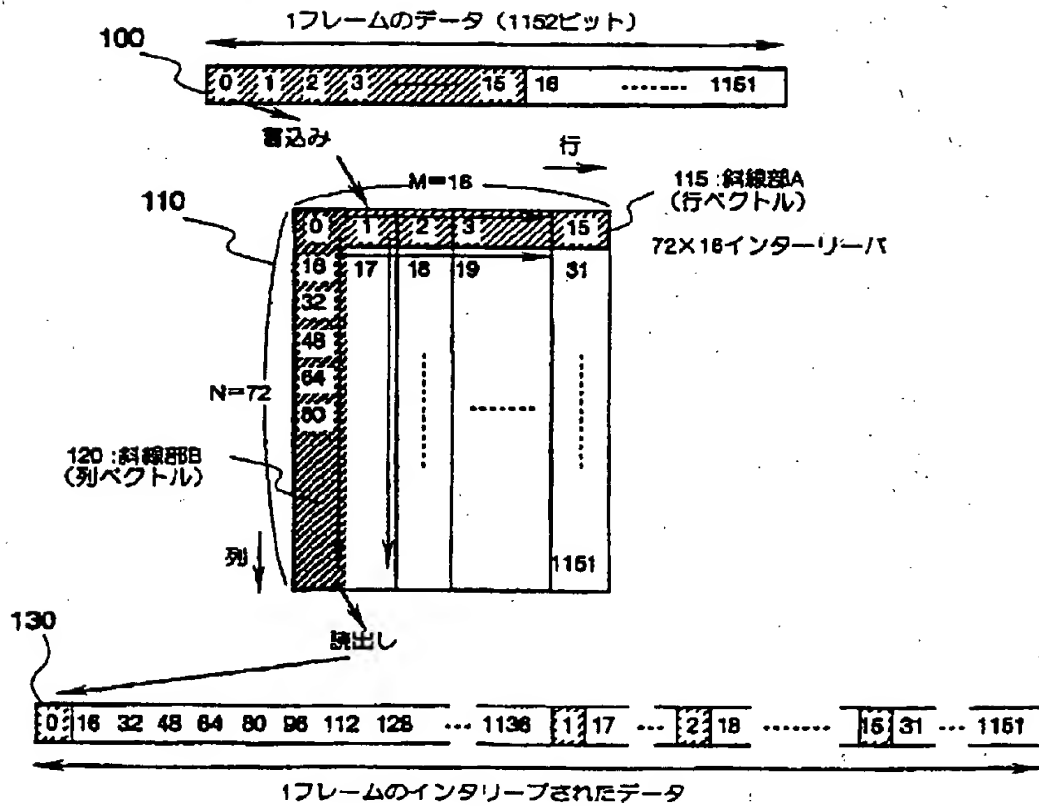
また、本プログラムを格納した記録媒体には、電子メモリ、ハードディスク、光磁気ディスク、フロッピーディスク等があり、これらの記録媒体に記録された本プログラムをコンピュータにローディングする、または記録媒体をコンピュータに組み込むことにより本発明の方法を実施し、インタリーブ・パターンを求めることができる。更に、上記の符号／復号化器、送受信器等のメモリに本プログラムをローディングする、または記録媒体を機器に組み込むことにより、自動的に最適なインタリーブパターンを生成するように符号／復号化器、送受信器等を構成することも可能であり、通信における種々の状況の中で最適なインタリーブ処理を行うことが可能となる。

上記の説明のように、本発明のインタリーブ・パターン作成方法を用いることにより、使用目的に適合したインタリーブ・パターンを作成することができる。

なお、本発明は、上記の実施例に限定されることなく、請求の範囲内で種々変更・応用が可能である。

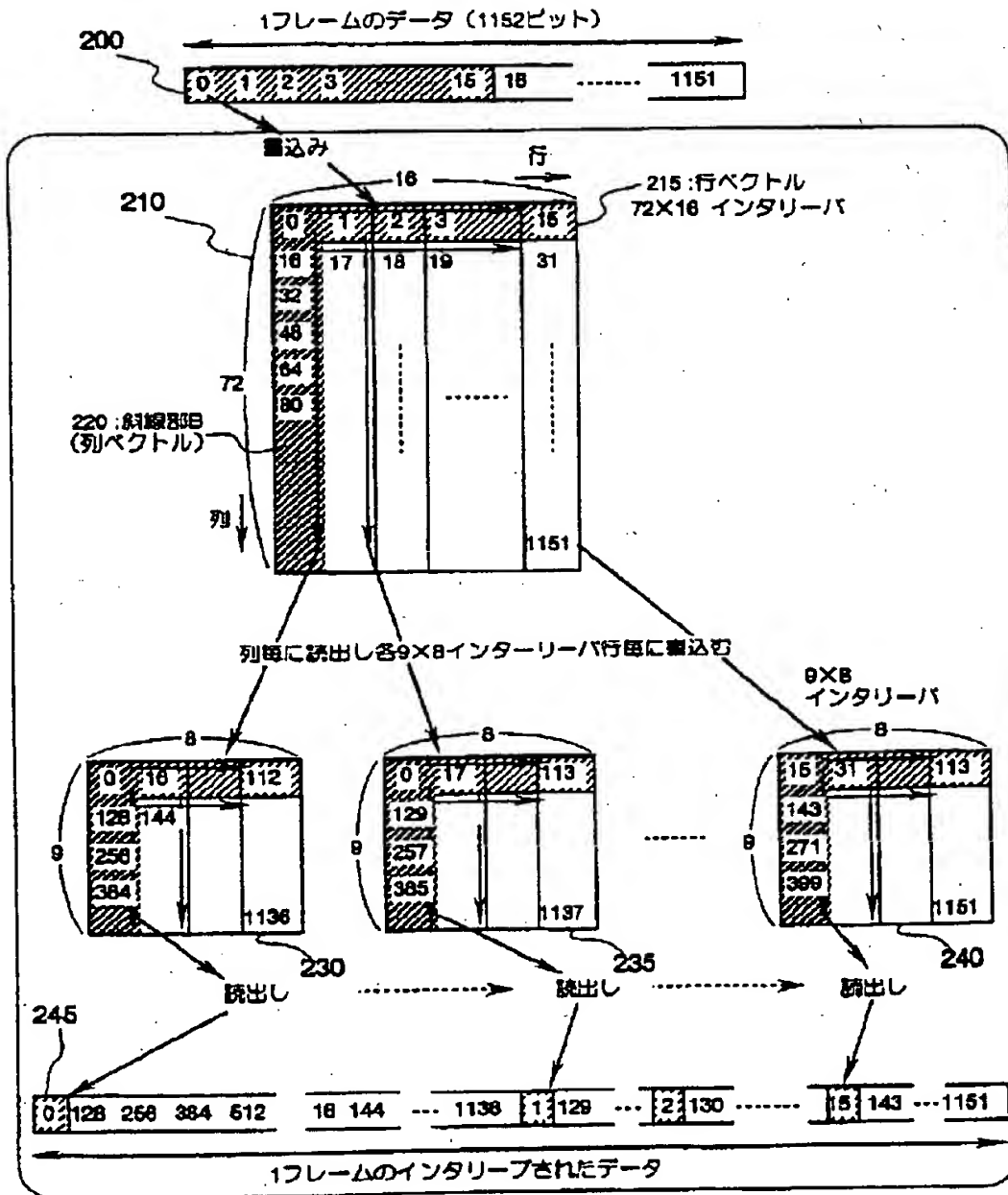
【図1】

FIG. 1



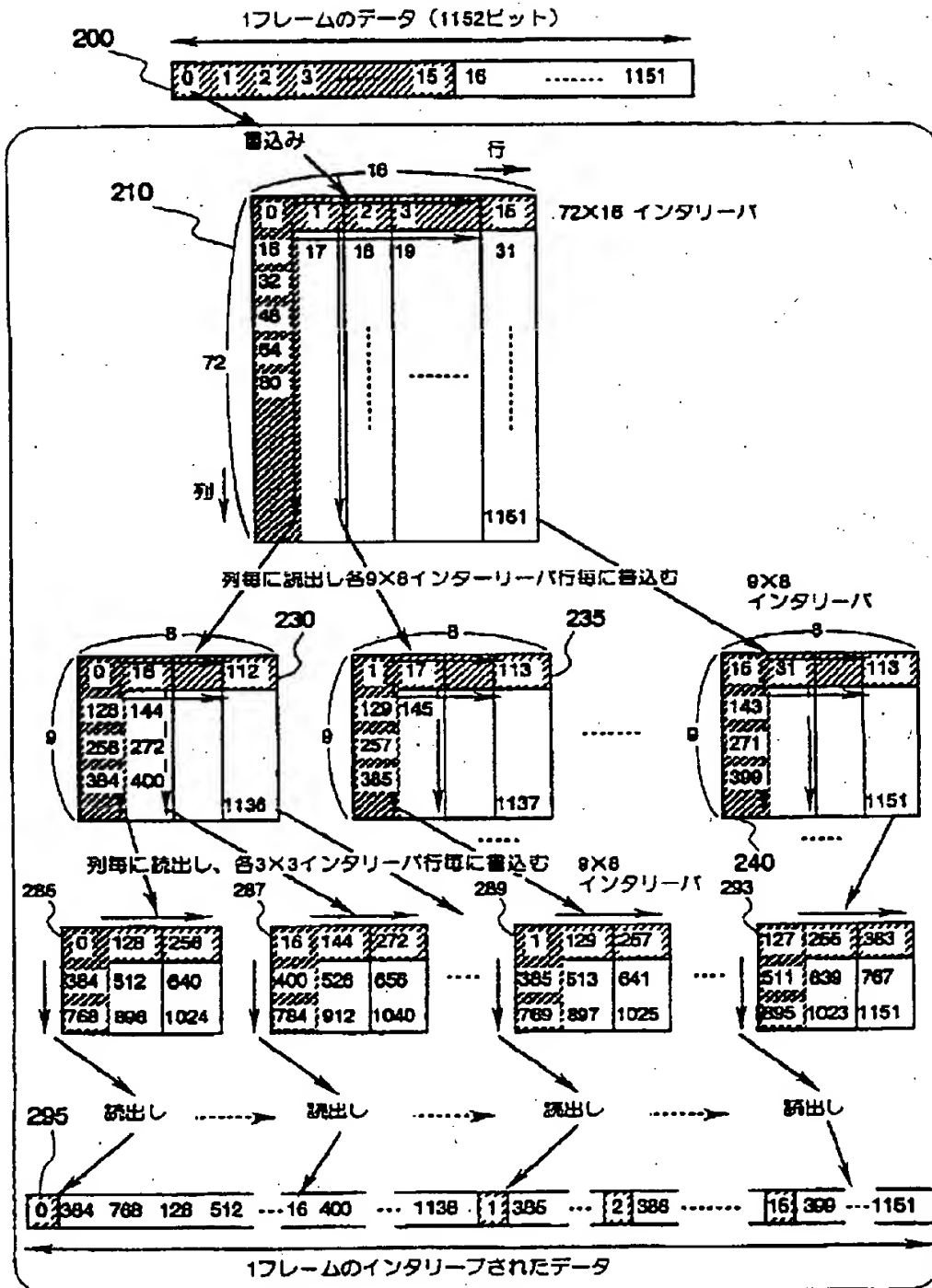
【図2】

FIG. 2



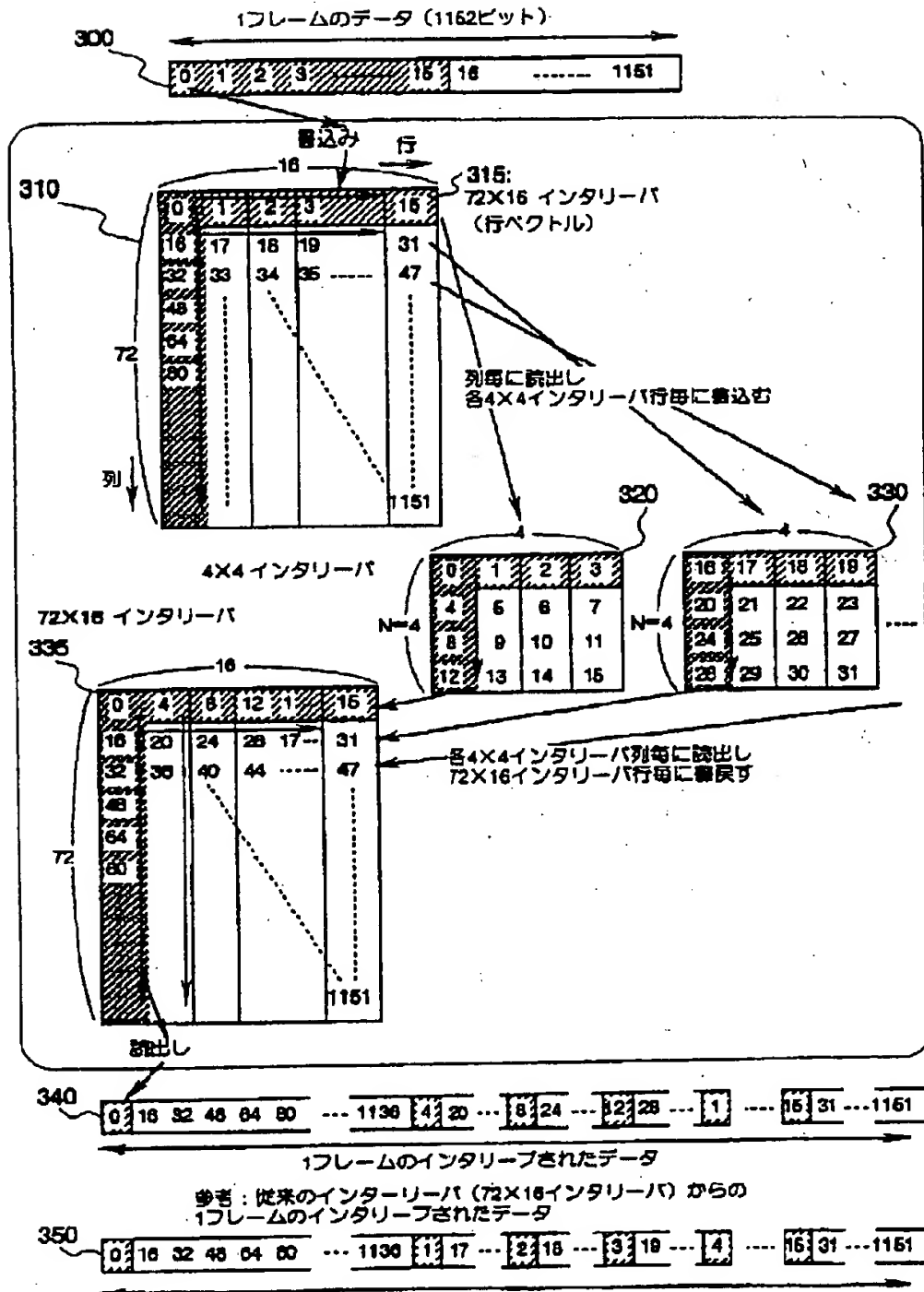
【図 3】

FIG. 3



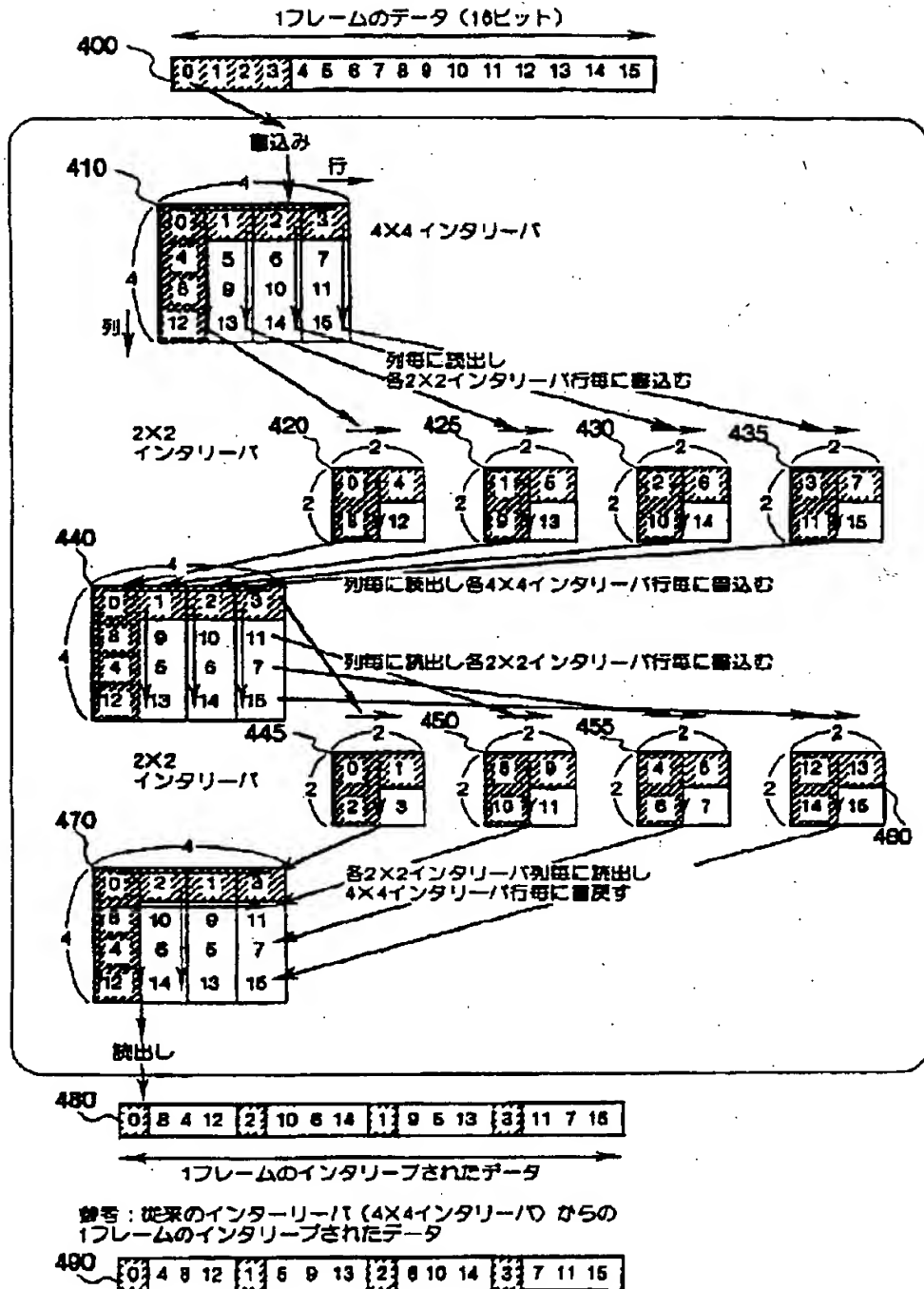
【図 4】

FIG. 4



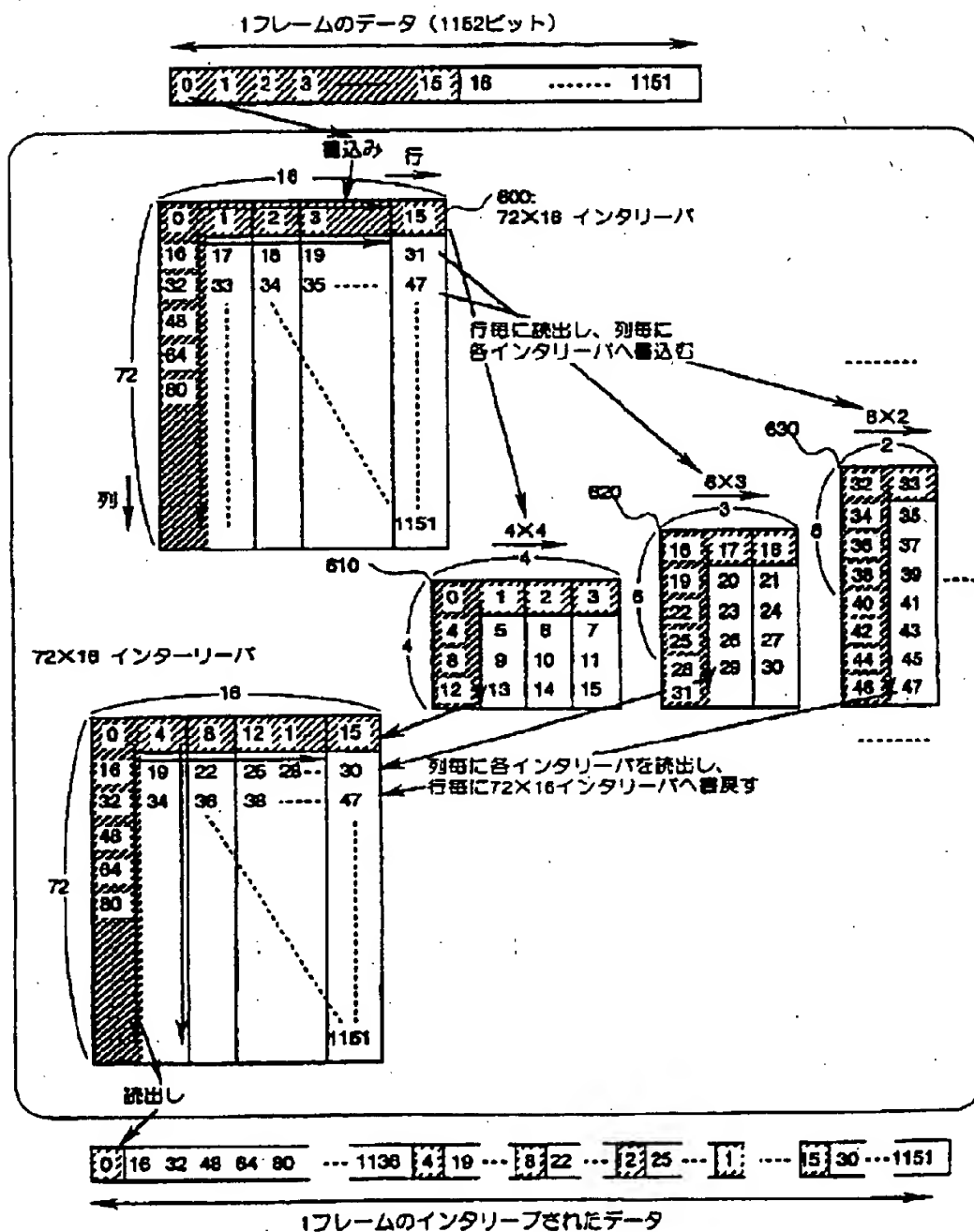
【図5】

FIG. 5



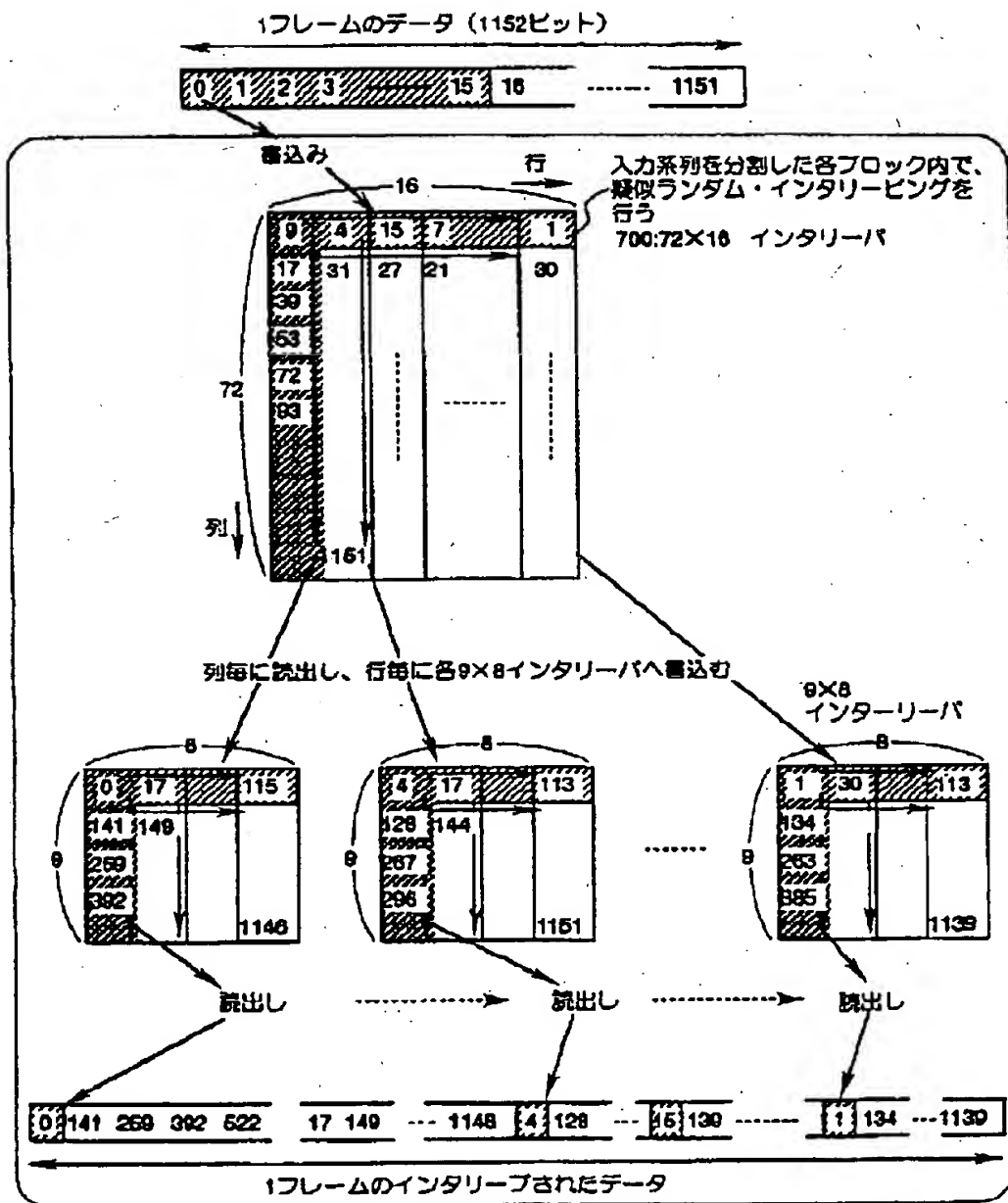
【図 6】

FIG. 6



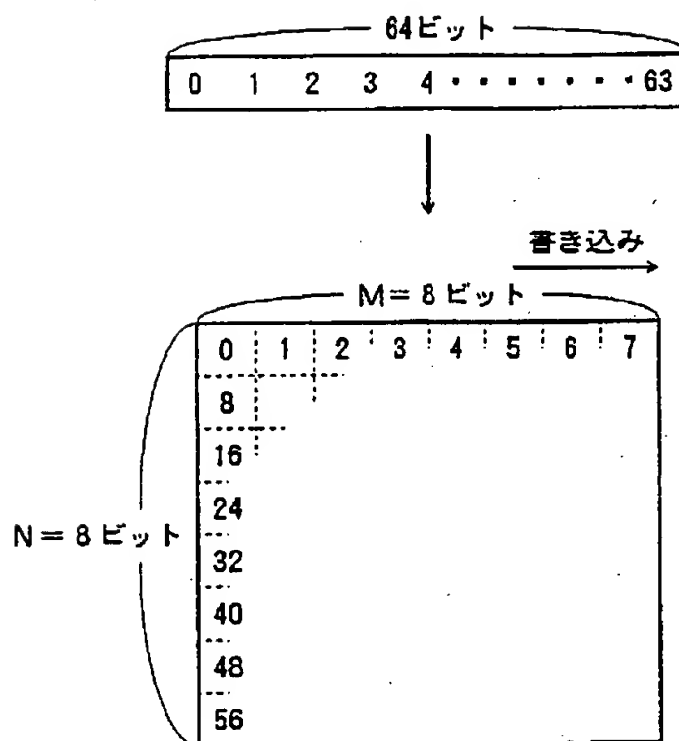
【図 7】

FIG. 7



【図8】

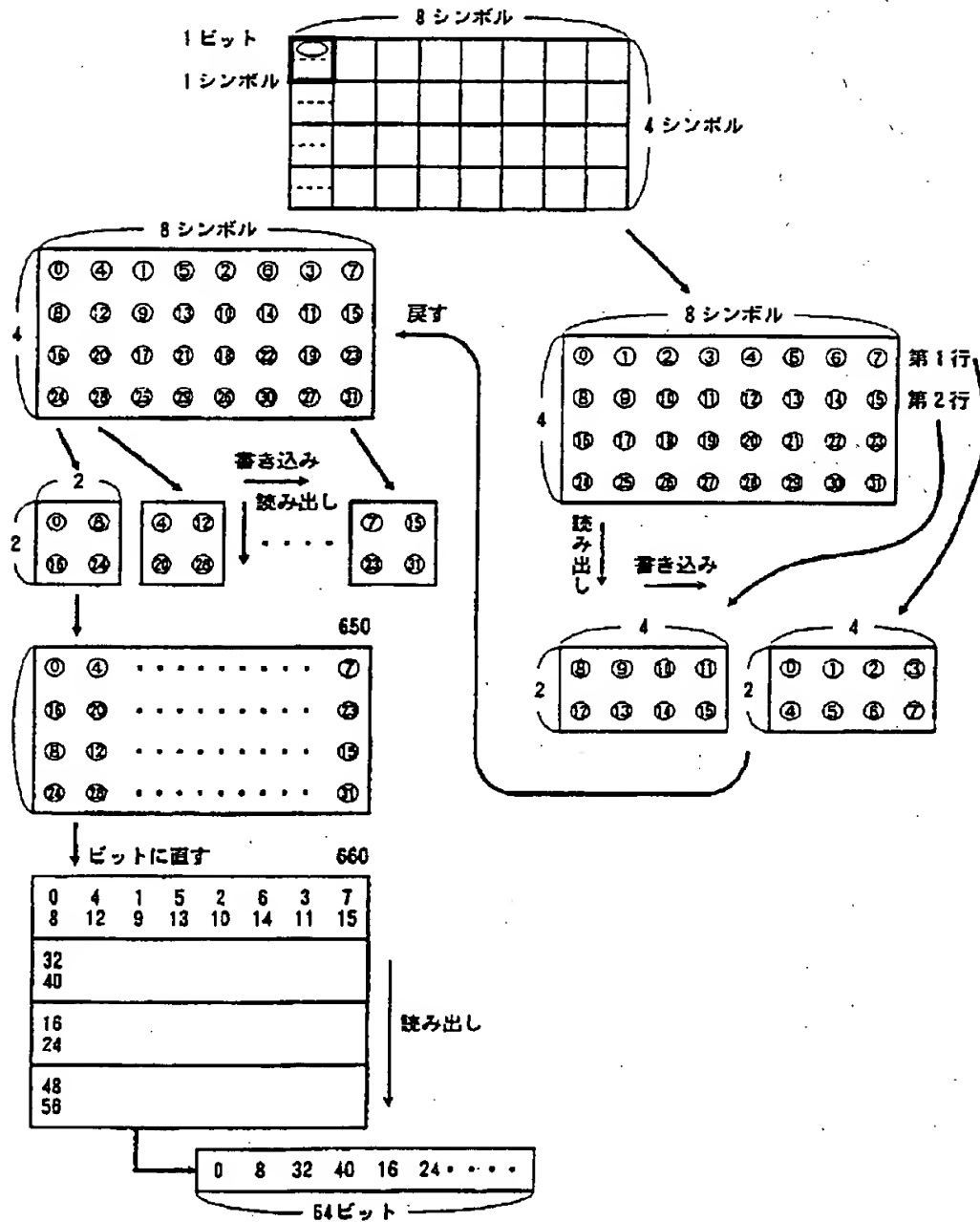
FIG. 8



【図 9】

## FIG. 9

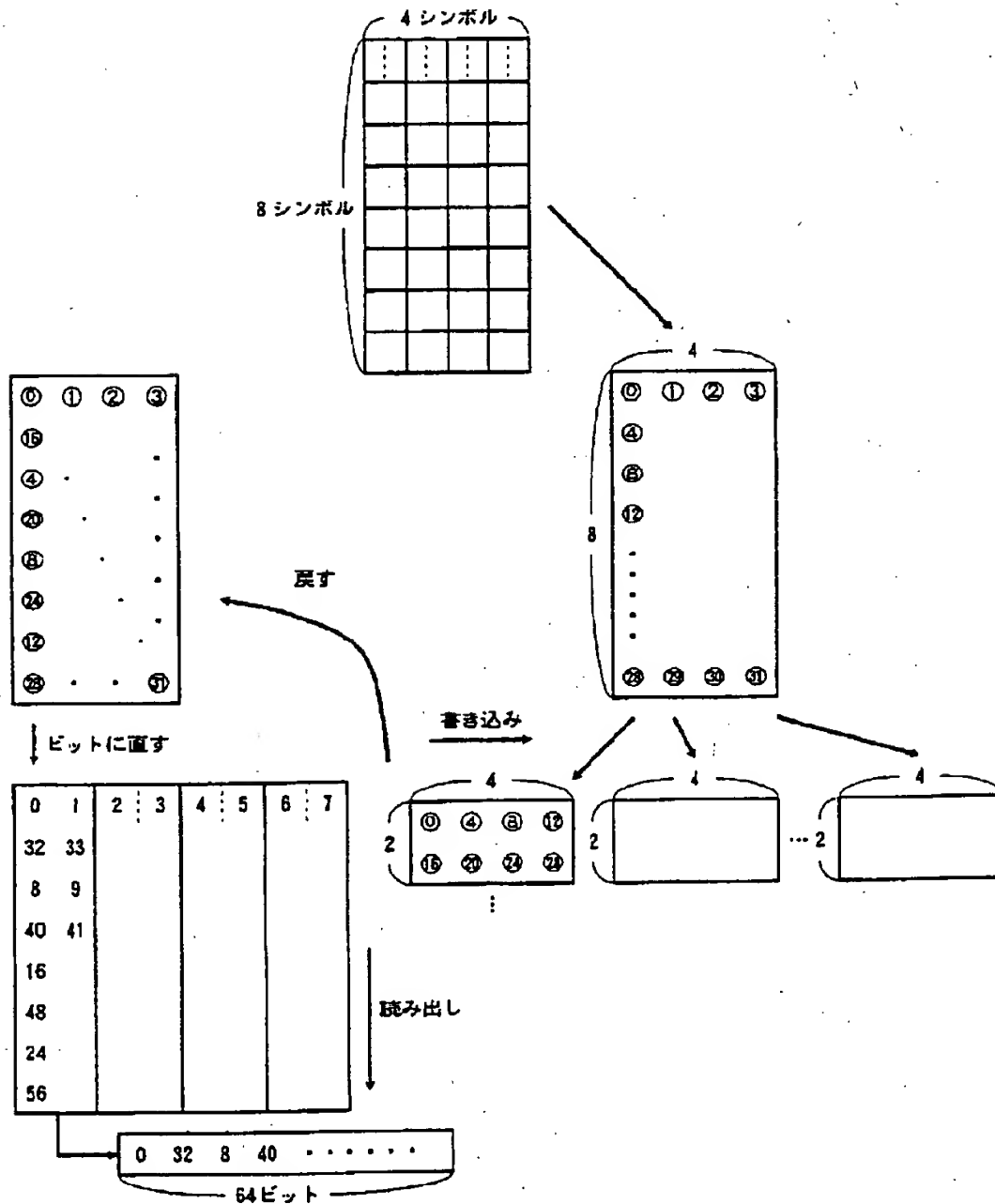
K = 2 ビット 1 シンボルの場合縦に連続



【図 10】

FIG. 10

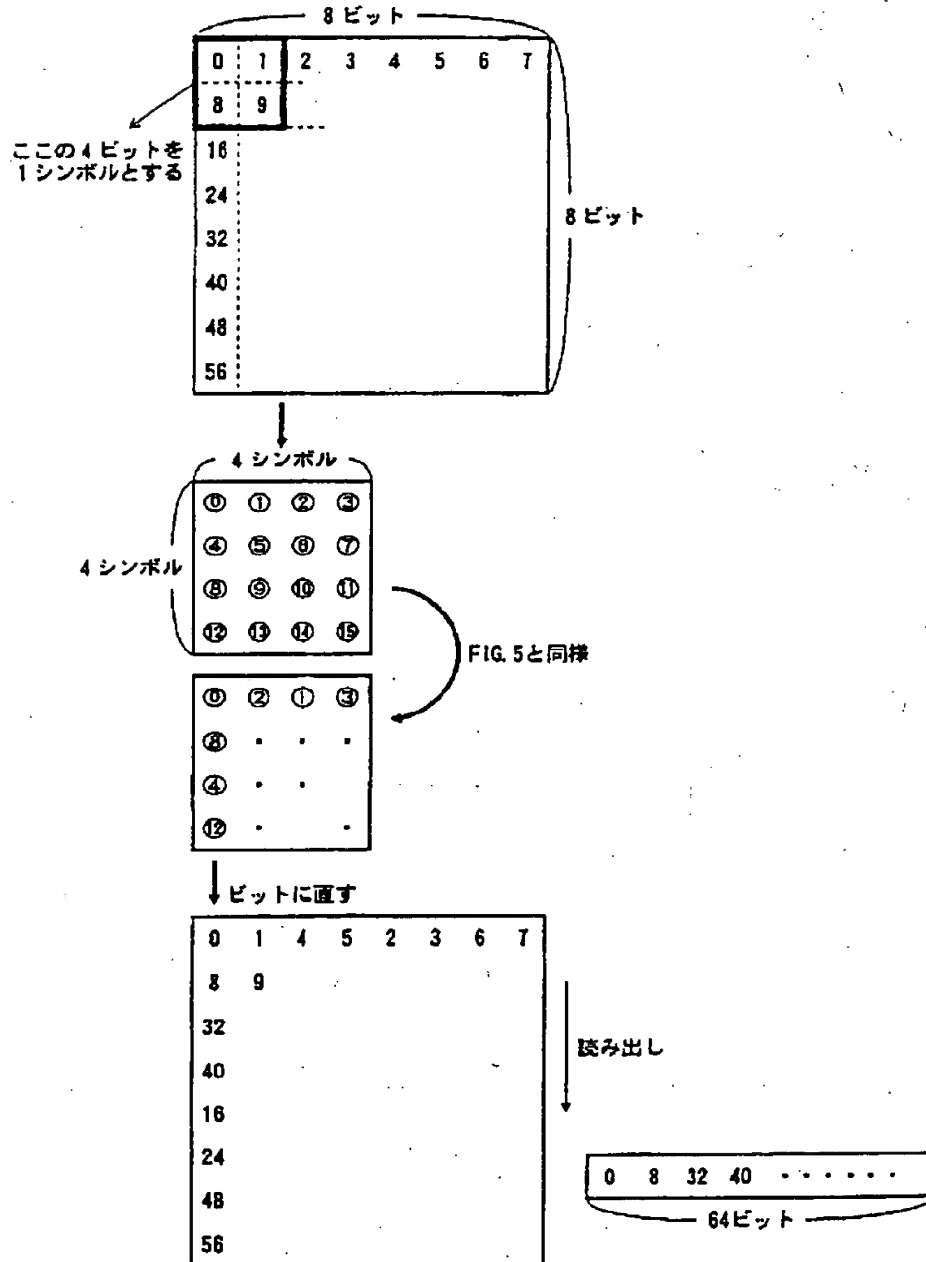
K = 2 ビット 1 シンボルの場合横に連続



【図 11】

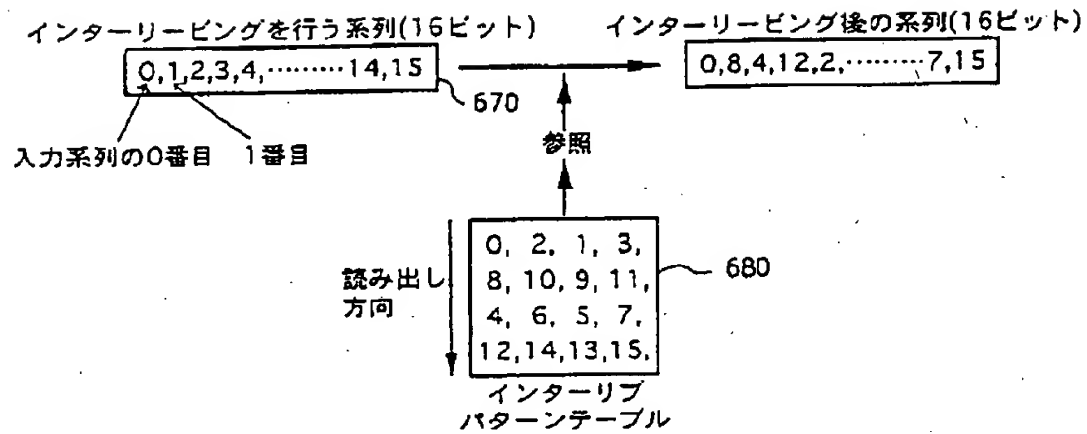
## FIG. 11

・ K=4 ビット 1シンボル 隣接する4ビットを1シンボルとする場合



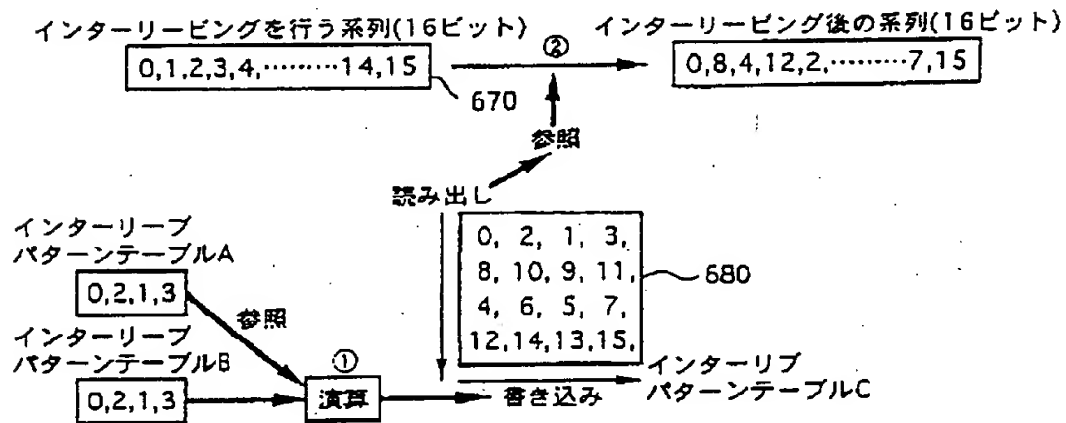
【図12】

FIG. 12



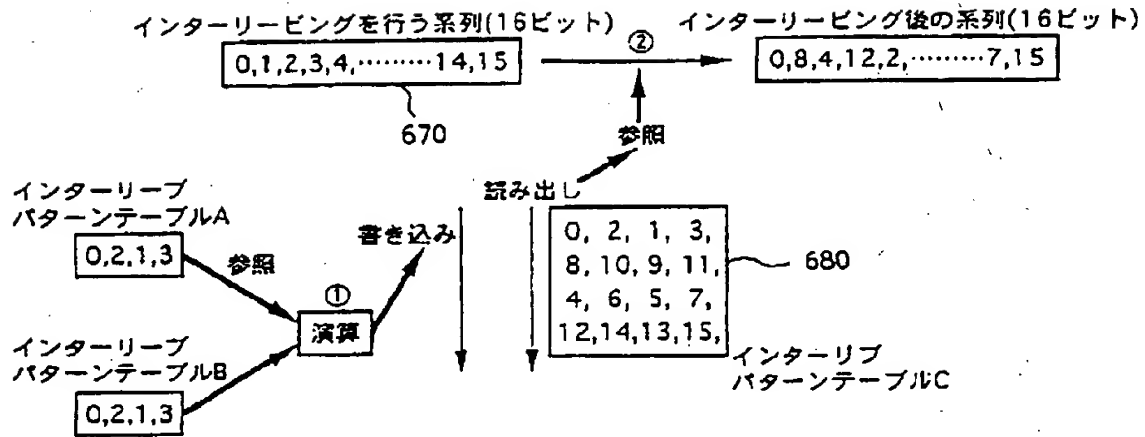
【図13】

FIG. 13



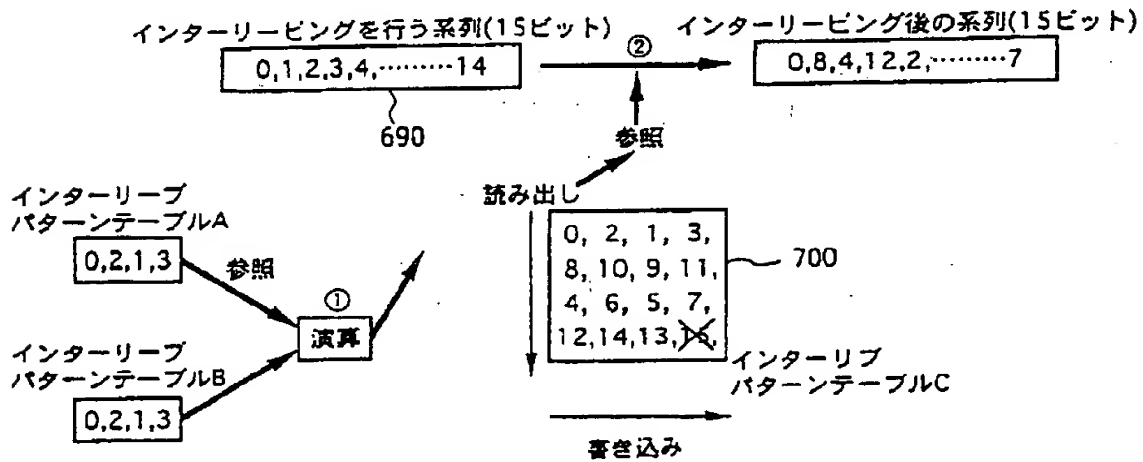
【図14】

FIG. 14



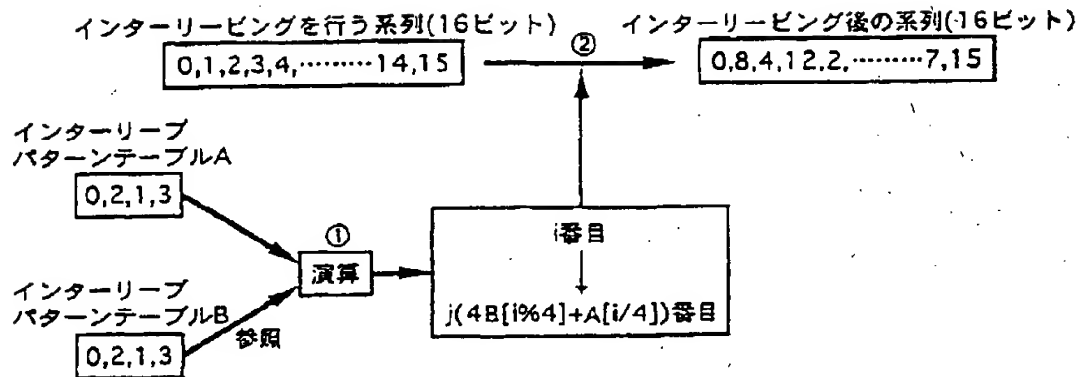
【図15】

FIG. 15



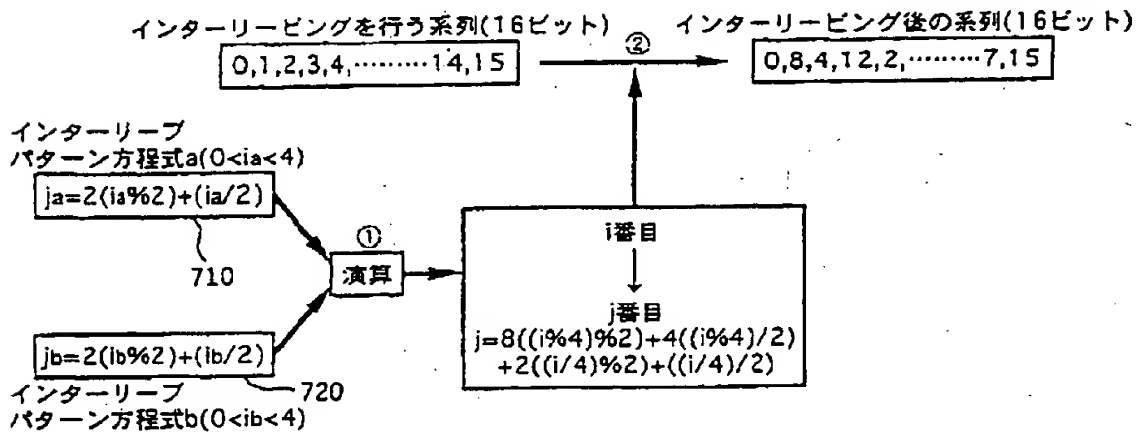
【図16】

FIG. 16



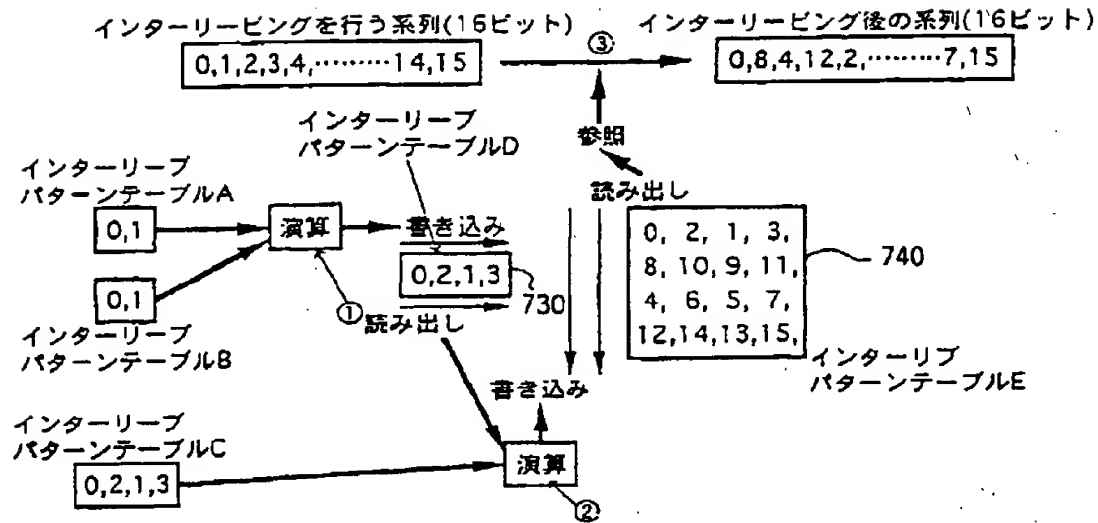
【図17】

FIG. 17



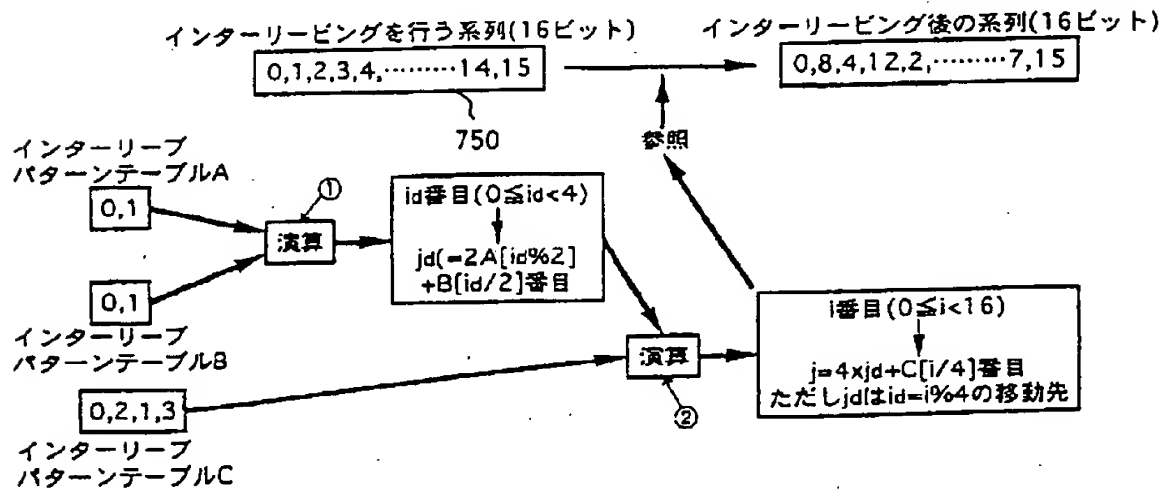
【図18】

FIG. 18



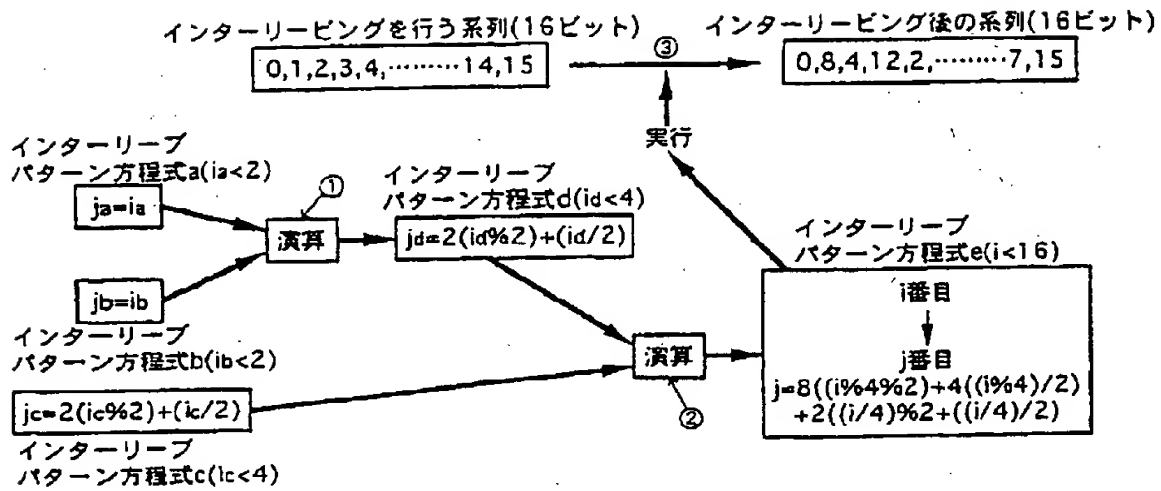
【図19】

FIG. 19



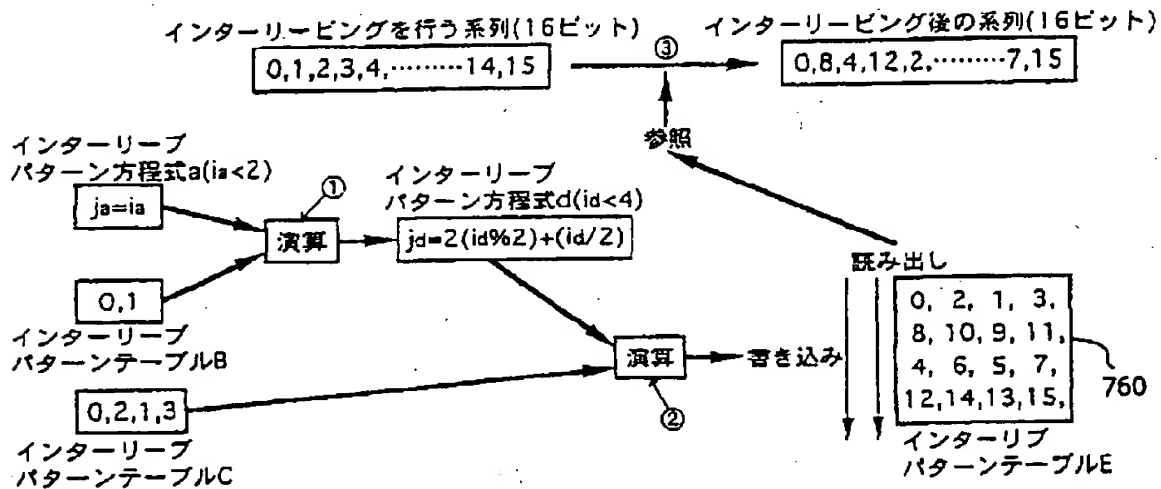
【図20】

FIG. 20



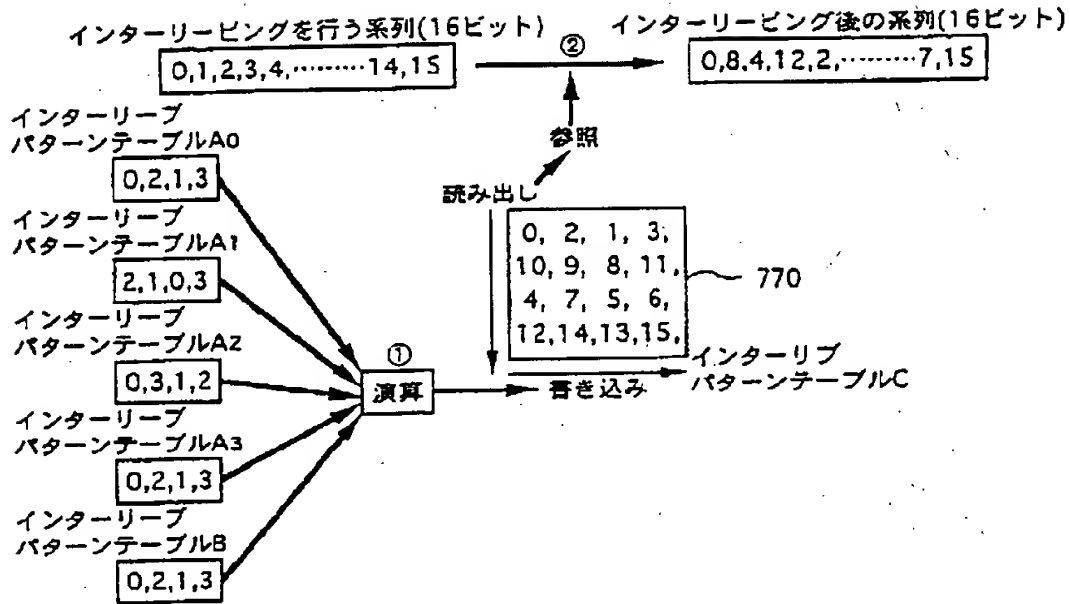
【図21】

FIG. 21



【図 22】

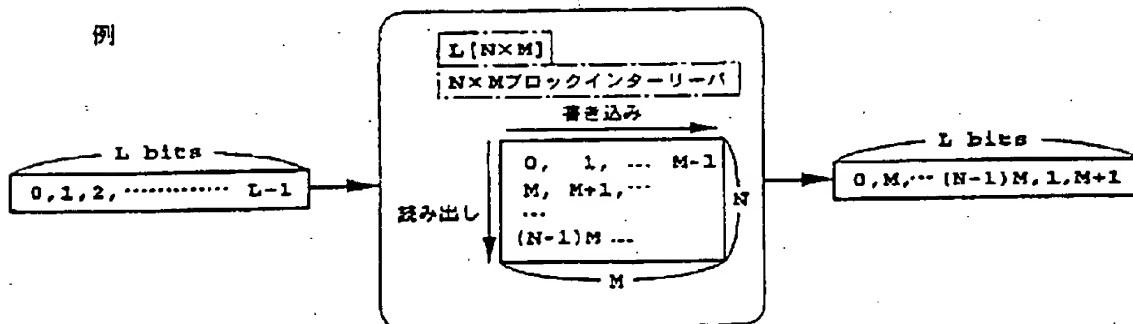
FIG. 22



【図 23】

FIG. 23

定義1;  $L(N \times M) \dots N \times M$  ブロックインターリーバで以下のようにインターリーピングを行う

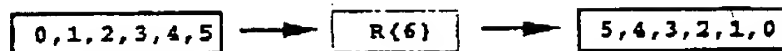


【図24】

FIG. 24

定義2;  $R\{A\}$  ... 逆順に並び替える (Aビット)

例

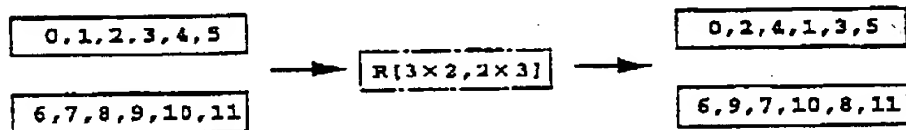


【図25】

FIG. 25

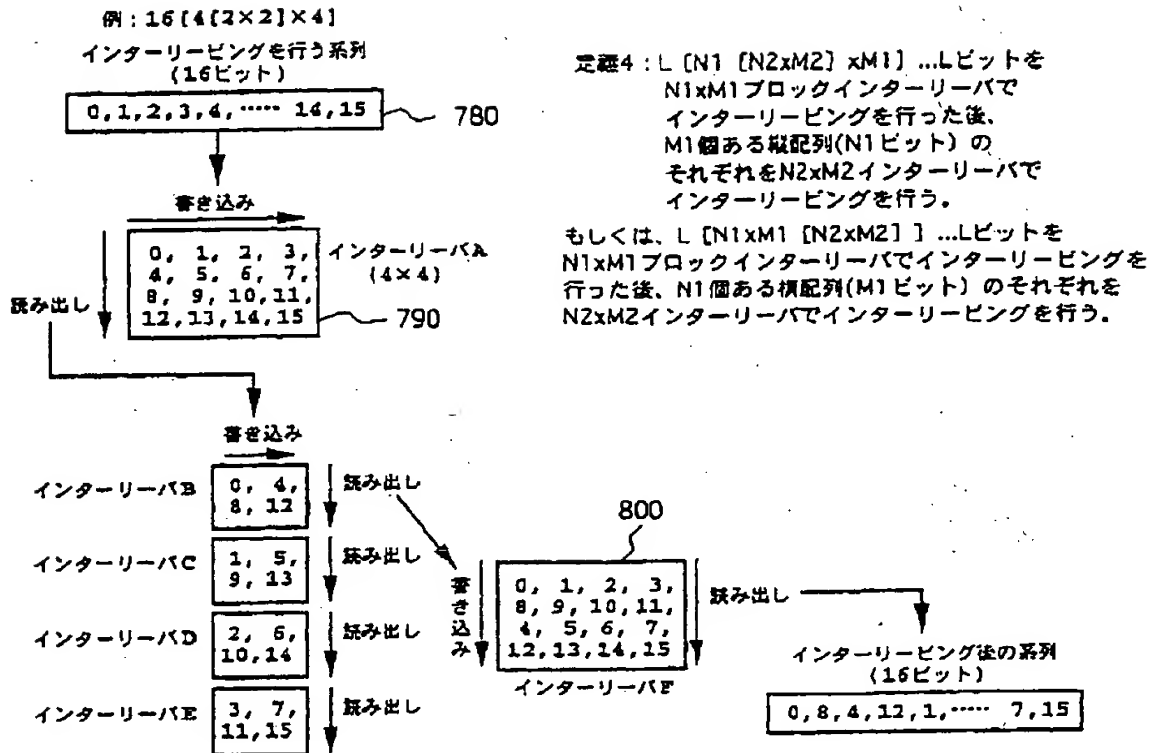
定義3;  $L[N1 \times M1, N2 \times M2, \dots]$  ... 複数の系列 (各系列はLビット) をそれぞれ対応するインターリーブでインターリーピングを行う

例



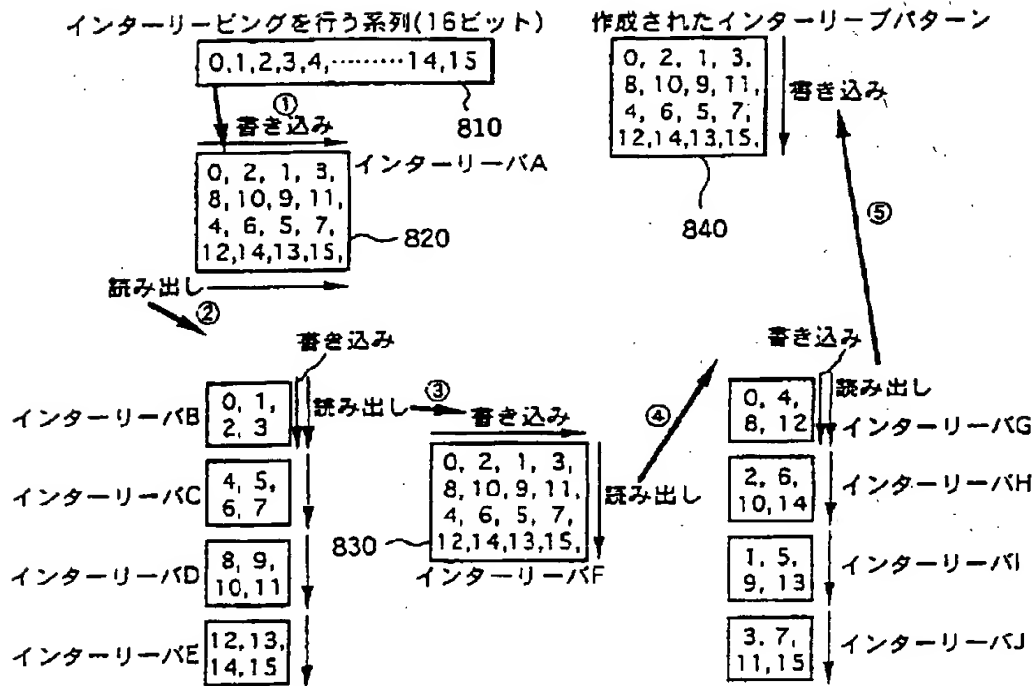
【図 26】

FIG. 26



【図 27】

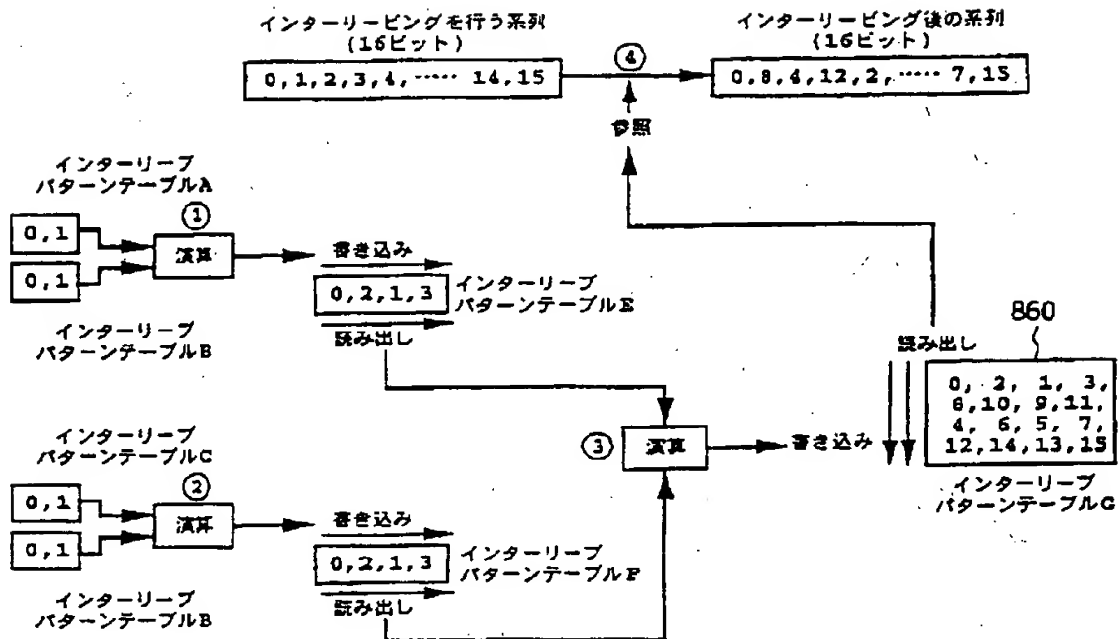
FIG. 27





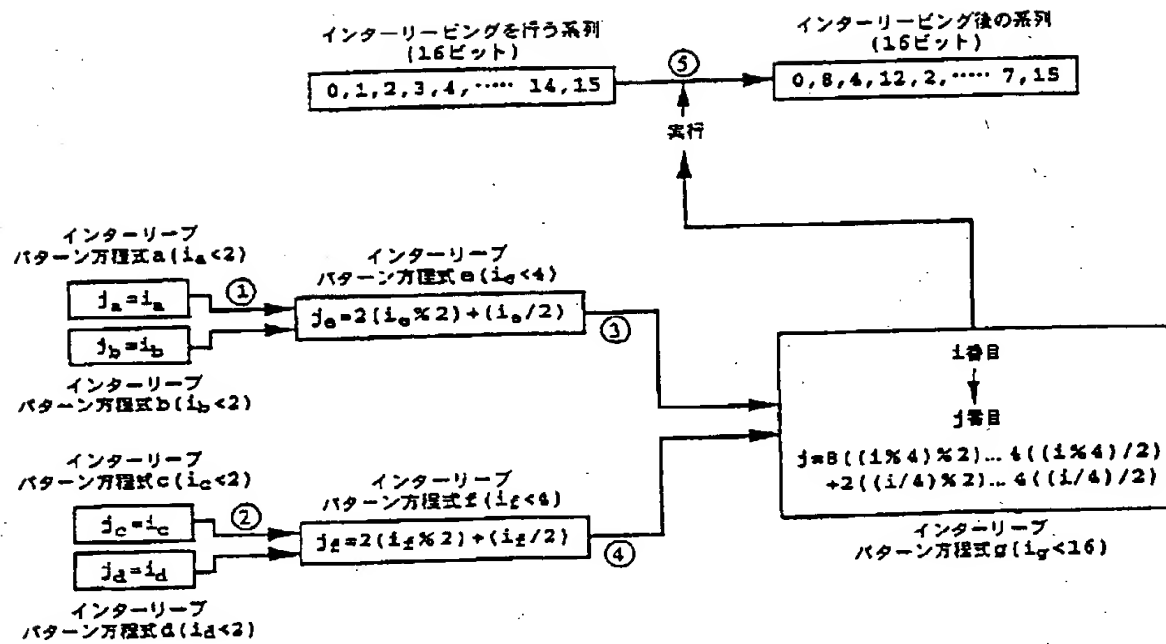
【図 29】

FIG. 29



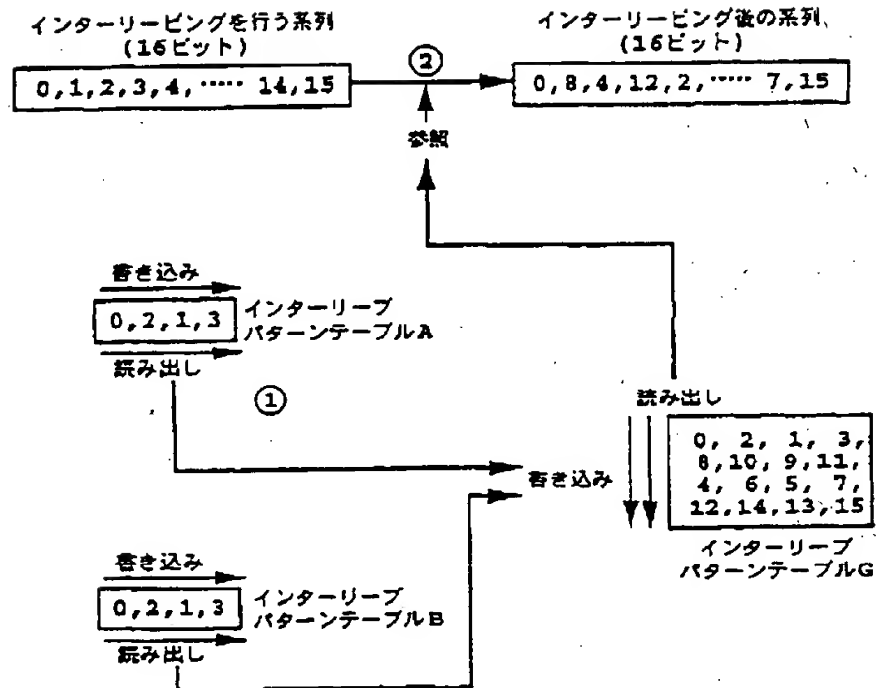
【図30】

FIG. 30



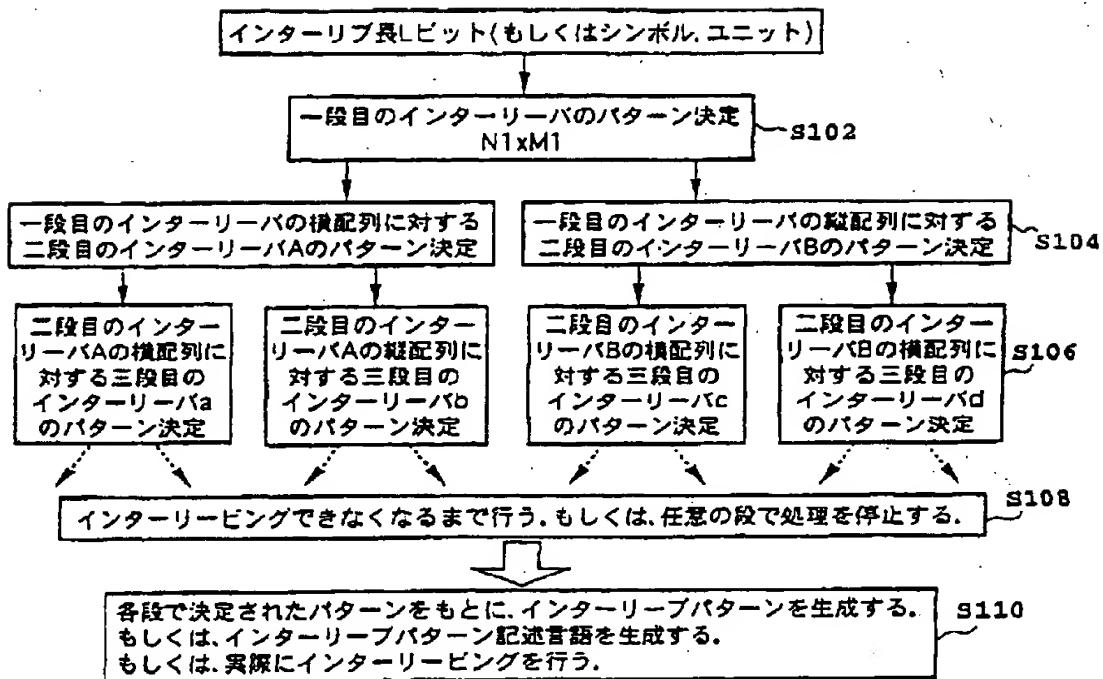
【図 31】

FIG. 31



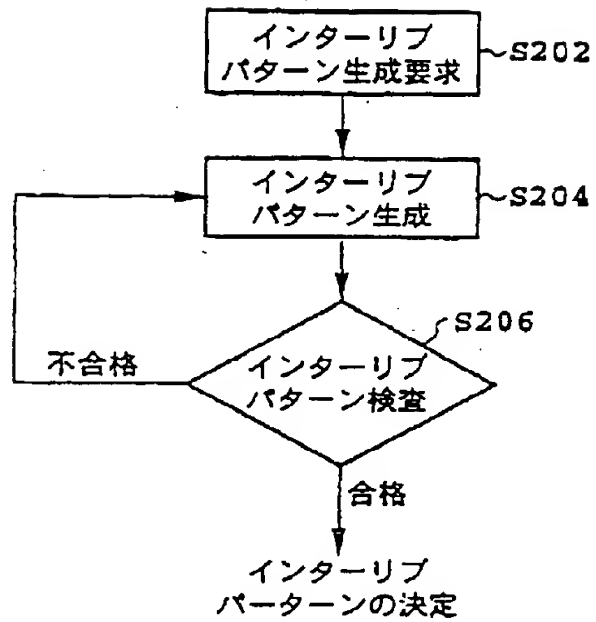
【図 32】

FIG. 32



【図33】

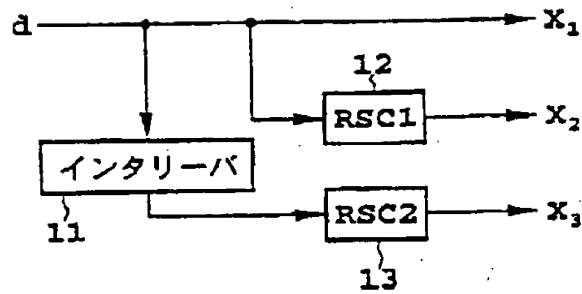
FIG. 33



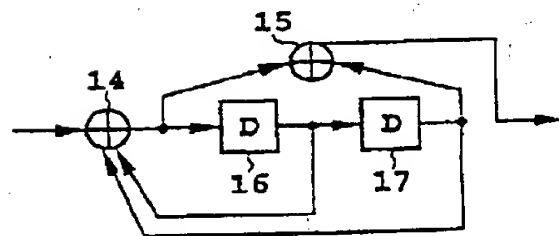
【図34】

FIG. 34

(a)

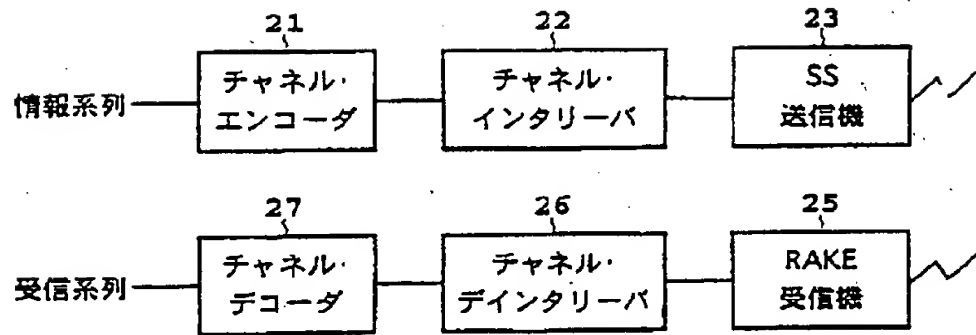


(b)



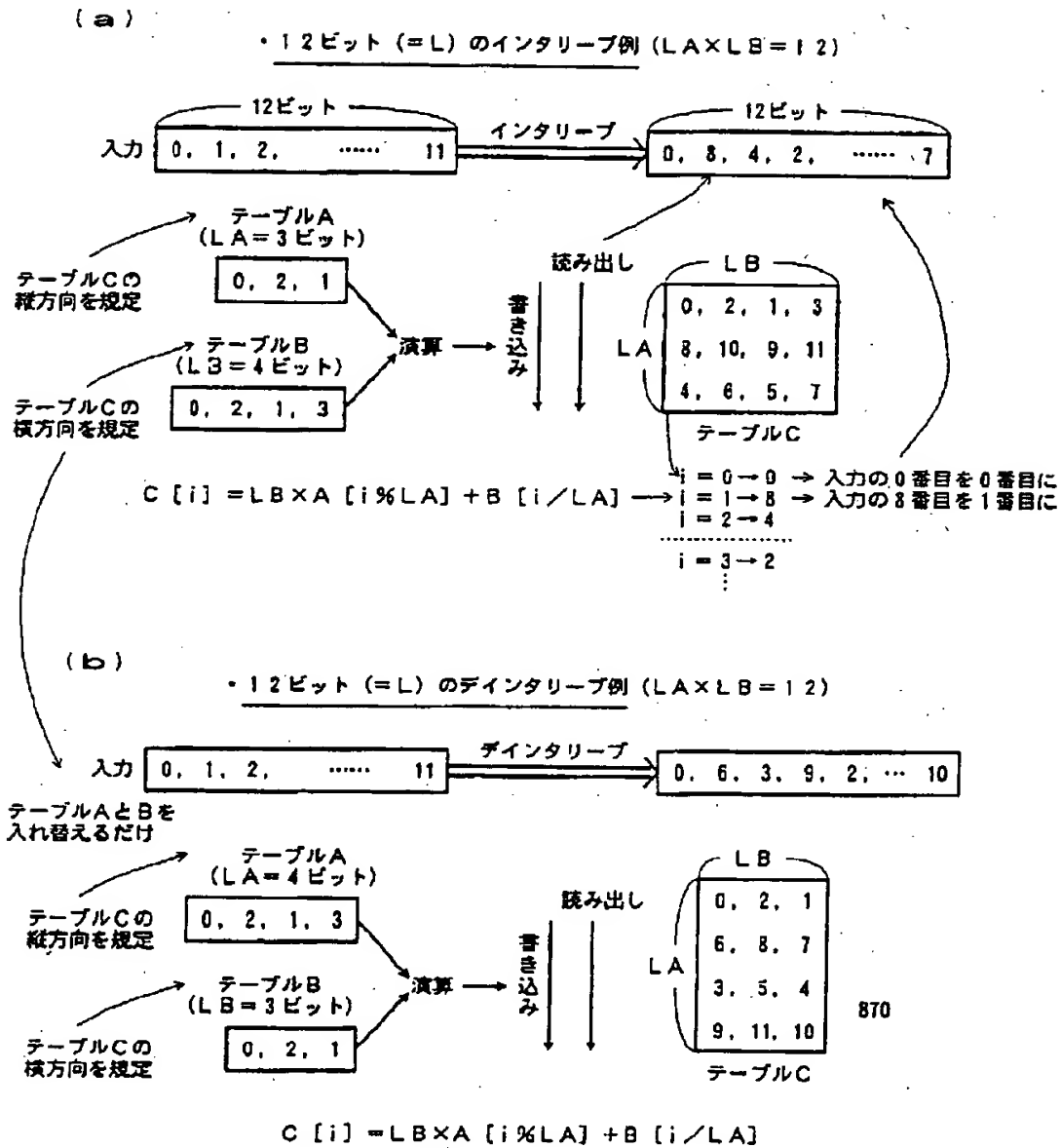
【図 35】

FIG. 35



【図36】

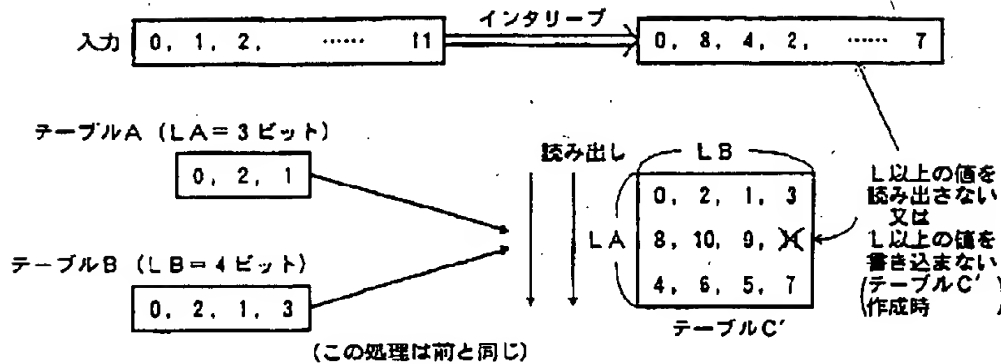
## FIG. 36



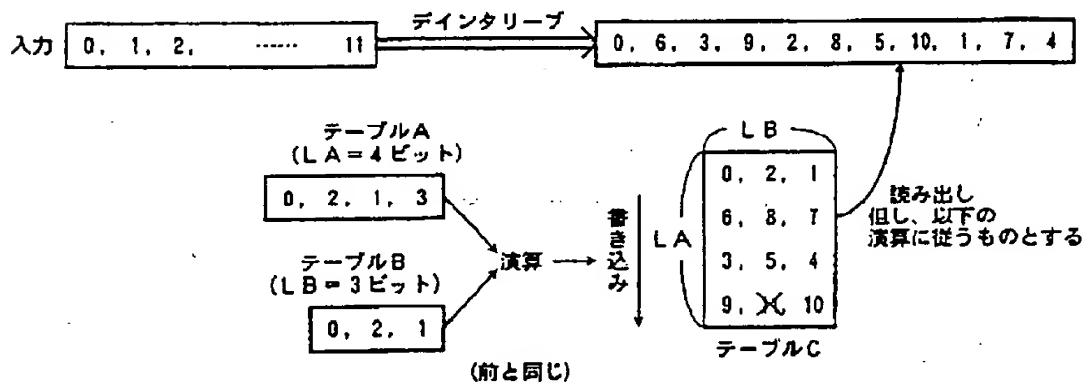
【図 37】

## FIG. 37

(a)

・ 11ビット (=L) のインタリーブ例 ( $LA \times LB > L$  の場合)

(b)

・ 11ビット (=L) のデインタリーブ例 ( $LA \times LB > L$ )

$$C[i] = LB \times A[i \% LA] + B[i / LA] - \alpha$$

$$(0 \leq i \leq (L-1))$$

但し、 $\alpha$ は以下の規則に従う

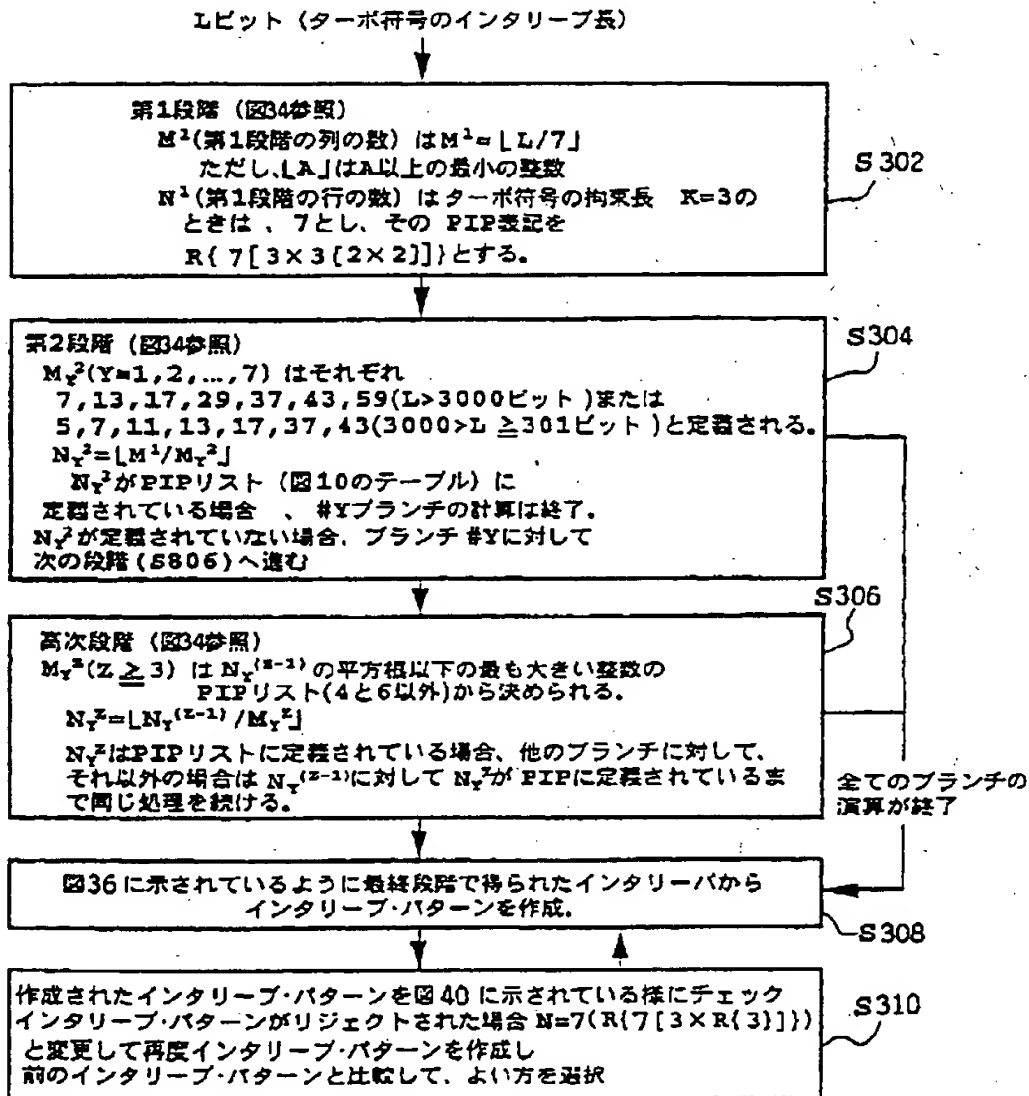
```

 $\alpha = 0$ 
for ( $j = 0, j < (LA \times LB - L), j++$ ) {
  if  $C[j] \geq LB \times A[(L-1-j) \% LA]$ 
     $+ B[(L-1-j) / LA]$ 
     $\alpha++$ ;
}

```

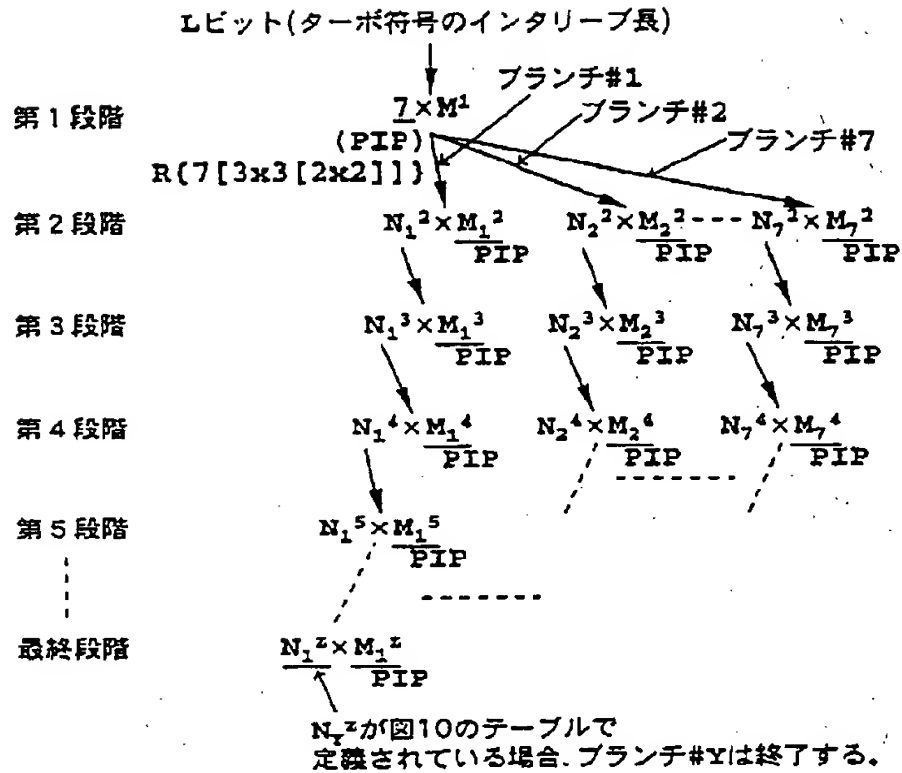
【図38】

FIG. 38



【図 39】

FIG. 39



$L[N^1\{PIP\} \times M^1[N_1^1[N_1^2[\dots] \times M_1^2\{PIP\} \times M_1^1\{PIP\}],$   
 $N_2^1[\dots] \times M_2^1\{PIP\}, \dots, N_7^1[\dots] \times M_7^1\{PIP\}]$

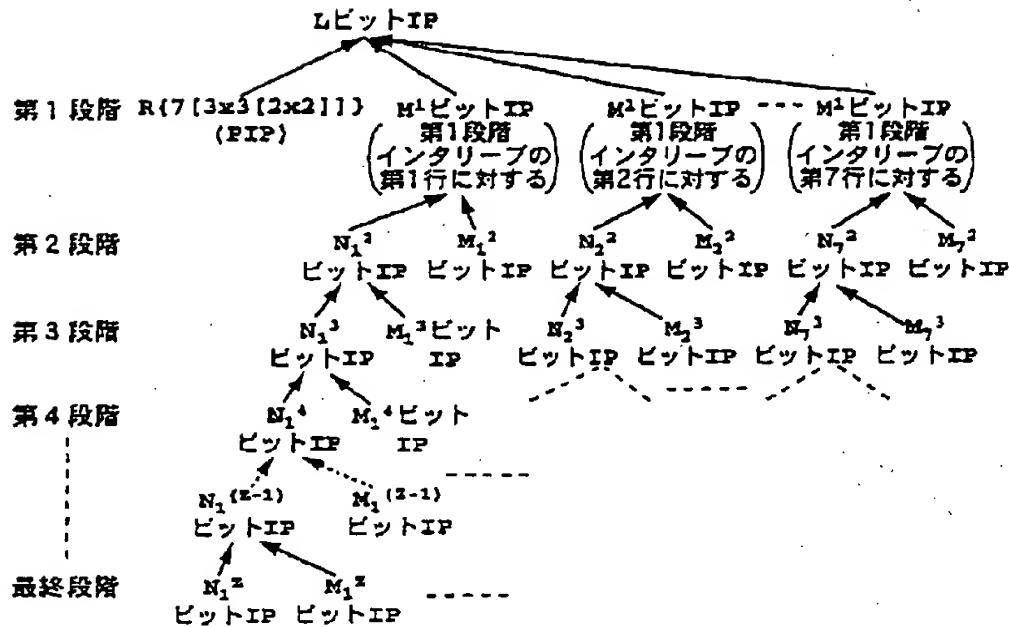
【図40】

FIG. 40

index	式12	インタリーブ・パターン
T7	$R\{7[3 \times 3[2 \times 2]]\}$	4, 1, 5, 2, 6, 3, 0
T7'	$R\{7[3 \times R\{3}]\}$	6, 3, 0, 4, 1, 5, 2
2	$R\{2\}$	1, 0
3	$R\{3[2 \times 2]\}$	1, 2, 0
4	$4[2 \times R\{2}]\}$	1, 3, 0, 2
5	$5[2 \times 3]$	0, 3, 1, 4, 2
6	$6[3 \times 2]$	0, 2, 4, 1, 3, 5
7	$7[3 \times 3[2 \times 2]]\}$	0, 3, 6, 2, 5, 1, 4
8	$8[4[2 \times 2] \times 2]$	0, 4, 2, 6, 1, 5, 3, 7
9	$9[R\{2\} \times 5[2 \times 3]]\}$	5, 0, 8, 3, 6, 1, 4, 7, 2
11	$11[3 \times 5[3 \times 2]]\}$	0, 5, 10, 2, 7, 4, 9, 1, 6, 3, 8
13	$13[2 \times 7[3 \times 3[2 \times 2]]\}$ $3[2 \times 2 \times R\{2[2 \times R\{2}]\}$ $\times 3[R\{3\} \times 1, R\{3\} \times 1, 3 \times 1]]\}$	0, 9, 3, 12, 6, 2, 11, 5, 8, 1, 10, 4, 7
17	$17[4[2 \times 2, 4 \times 1, 4 \times 1] \times 5[3 \times 2]]\}$	0, 10, 5, 15, 2, 7, 12, 4, 9, 14, 1, 6, 11, 16, 3, 8, 13
20	$20[4[2 \times R\{2}]\} \times 5[2 \times 3]]\}$	5, 15, 0, 10, 8, 18, 3, 13, 6, 16, 1, 11, 9, 19, 4, 14, 7, 17, 2, 12
29	$29[5[3 \times 2] \times 7[3 \times 3[2 \times 2]]]\}$	0, 14, 28, 7, 21, 3, 17, 10, 24, 6, 20, 13, 27, 2, 16, 9, 23, 5, 19, 12, 26, 1, 15, 8, 22, 4, 18, 11, 25
37	$37[7[3 \times 3] \times 6[3 \times 2]]\}$	0, 18, 36, 6, 24, 12, 30, 2, 20, 8, 26, 14, 32, 4, 22, 10, 28, 16, 34, 1, 19, 7, 25, 13, 31, 3, 21, 9, 27, 15, 33, 5, 23, 11, 29, 17, 35
43	$43[4[2 \times 2] \times 11[3 \times 5[3 \times 2]]]\}$	0, 22, 11, 33, 5, 27, 16, 38, 10, 32, 21, 2, 24, 13, 35, 7, 29, 18, 40, 4, 26, 15, 37, 9, 31, 20, 42, 1, 23, 12, 34, 6, 28, 17, 39, 3, 25, 14, 36, 8, 30, 19, 41
47	$47[7[3 \times 3] \times 7[3 \times 3]]\}$	0, 21, 42, 7, 28, 14, 35, 3, 24, 43, 10, 31, 17, 38, 6, 27, 13, 34, 20, 41, 1, 22, 43, 8, 29, 15, 36, 4, 25, 46, 11, 32, 18, 39, 2, 23, 44, 9, 30, 16, 37, 5, 26, 12, 33, 19, 40
53	$53[5[2 \times 3] \times 11[3 \times 5[3 \times 2]]]\}$	0, 33, 11, 44, 22, 5, 38, 16, 49, 27, 10, 43, 21, 32, 2, 35, 13, 46, 24, 7, 40, 18, 51, 29, 4, 37, 15, 48, 26, 9, 42, 20, 31, 1, 34, 12, 45, 23, 6, 39, 17, 50, 28, 3, 36, 14, 47, 25, 8, 41, 19, 52, 30
59	$59[9[R\{2}]\} \times 5[2 \times 3]] \times 7[3 \times 3]]\}$	35, 0, 56, 21, 42, 7, 28, 49, 14, 38, 3, 24, 45, 10, 31, 52, 17, 41, 6, 27, 48, 13, 36, 55, 20, 36, 1, 57, 22, 43, 8, 29, 50, 15, 39, 4, 25, 46, 11, 32, 53, 18, 37, 2, 58, 23, 44, 9, 30, 51, 16, 40, 5, 26, 47, 12, 33, 54, 19
61	$61[5[2 \times 3] \times 13[5[2 \times 3] \times 3[2 \times 2]]]\}$	0, 39, 13, 52, 26, 9, 48, 22, 35, 3, 42, 16, 55, 29, 12, 51, 25, 38, 6, 45, 19, 58, 32, 2, 41, 15, 54, 28, 11, 50, 24, 37, 5, 44, 18, 57, 31, 8, 47, 21, 60, 34, 1, 40, 14, 53, 27, 10, 49, 23, 36, 4, 43, 17, 56, 30, 7, 46, 20, 59, 33

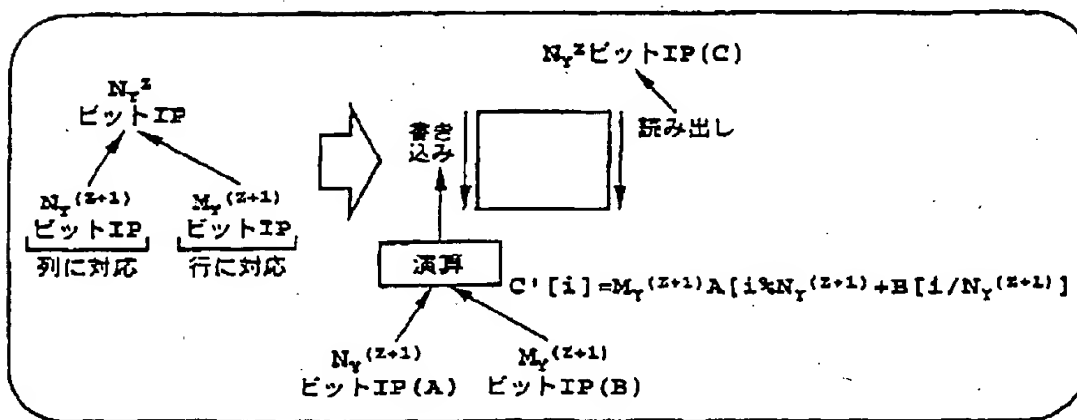
【図 4 1】

FIG. 41



【図 4 2】

FIG. 42

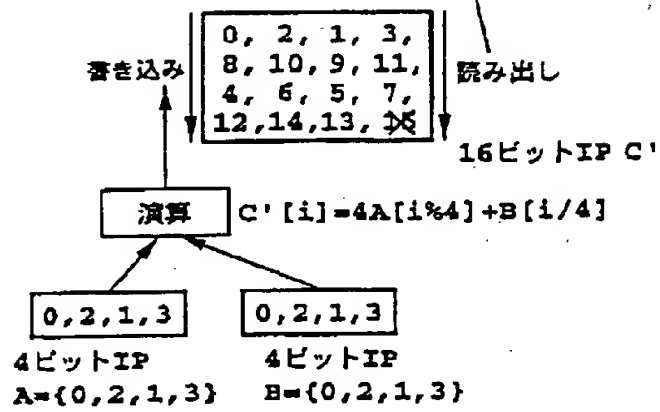


【図 43】

FIG. 43

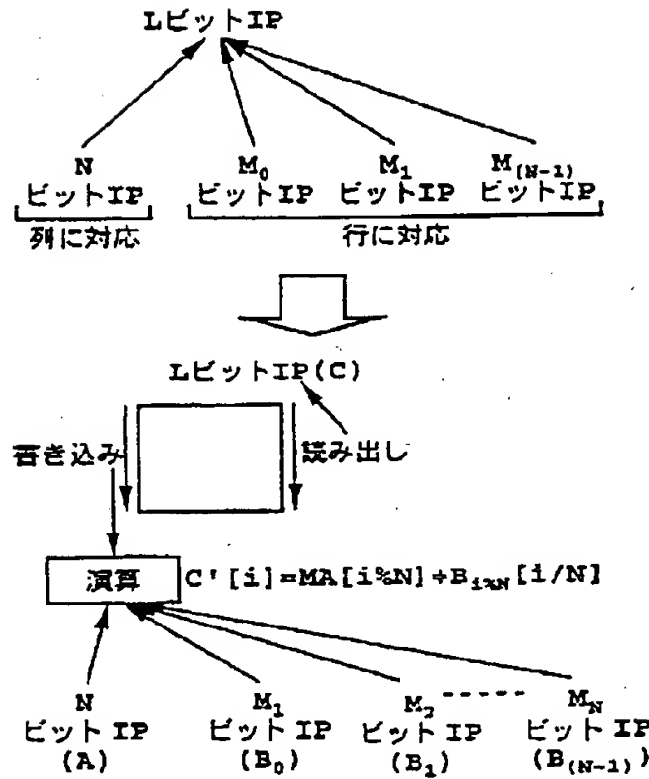
例:

15ビットIP...C={0,8,4,12,2,10,6,14,1,9,5,13,3,11,7}



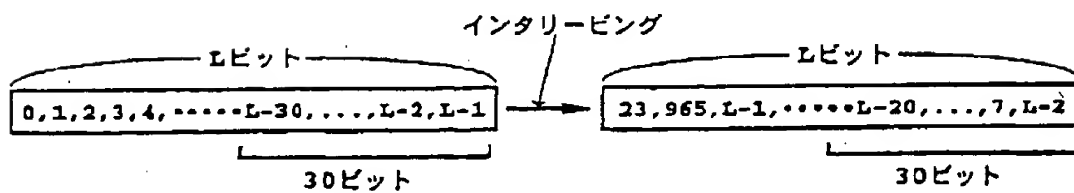
【図 4 4】

FIG. 44



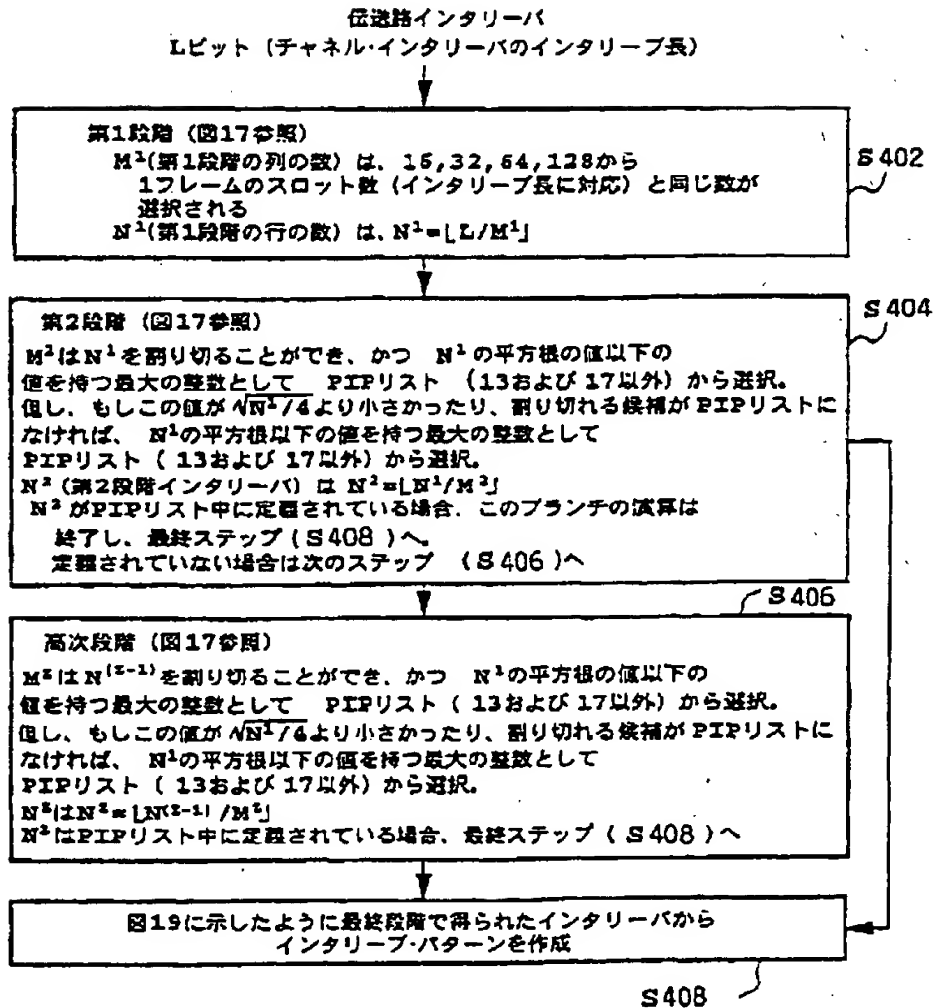
【図 4 5】

FIG. 45



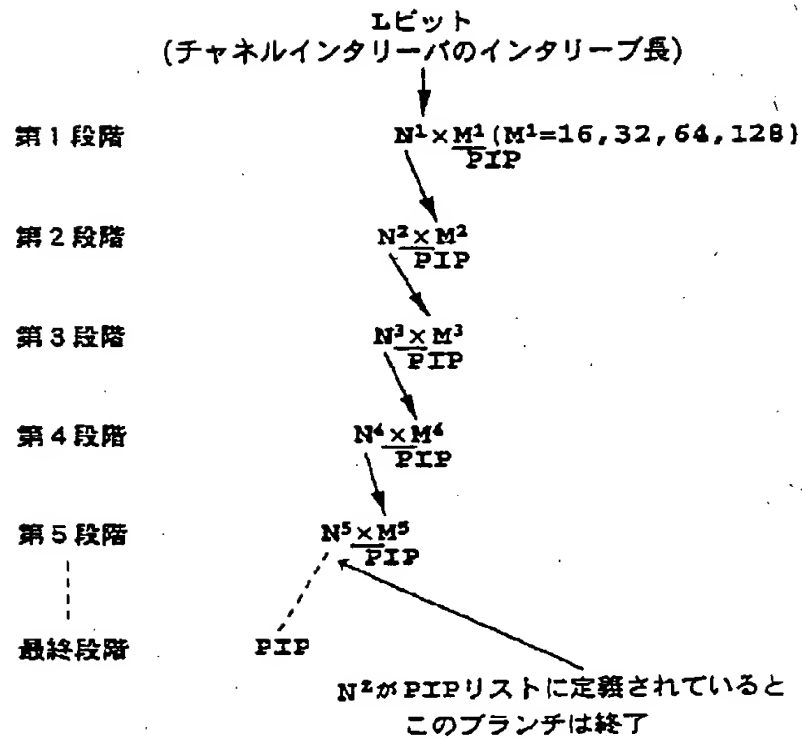
【図46】

FIG. 46



【図 47】

FIG. 47



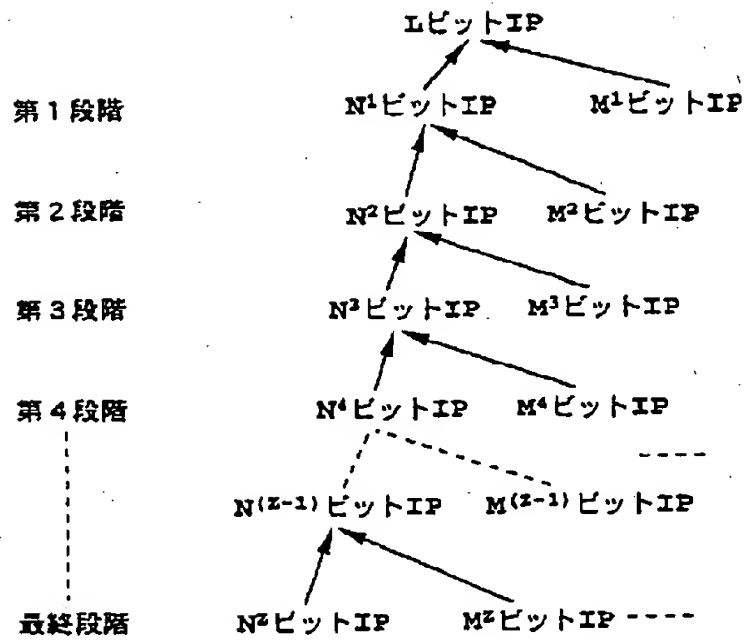
【図 48】

FIG. 48

index	表記	インタリーブ・パターン
2	2	0, 1
3	3	0, 1, 2
4	4[2×2]	0, 2, 1, 3
5	5[2×3]	0, 3, 1, 4, 2
6	6[3×2]	0, 2, 4, 1, 3, 5
7	7[3×3[2×2]]	0, 3, 6, 2, 5, 1, 4
8	8[4[2×2]×2]	0, 4, 2, 6, 1, 5, 3, 7
9	9[3×3]	0, 3, 6, 1, 4, 7, 2, 5, 8
10	10[5[3×2]×2]	0, 4, 8, 2, 6, 1, 3, 9, 3, 7
11	11[3×5[3×2]]	0, 5, 10, 2, 7, 4, 9, 1, 6, 3, 8
13	13[2×7[3×3[2×2] 3[2×2×R[2]2×R[2]] ×3[R[3]×1,R[3]×1,3×1]]]	0, 9, 3, 12, 6, 2, 11, 5, 8, 1, 10, 4, 7
16	16[4[2×2] ×4[2×2]]	0, 8, 4, 12, 2, 10, 6, 14, 1, 9, 5, 13, 3, 11, 7, 15
17	17[4[2×2, 4×1 , 4×1, 4×1, 4×1] ×5[3×2]]	0, 10, 5, 15, 2, 7, 12, 4, 9, 14, 1, 6, 11, 16, 3, 8, 13
20	20[4[2×2] ×5[3×2]]	0, 10, 5, 15, 2, 12, 7, 17, 4, 14, 9, 19, 1, 11, 6, 16, 3, 13, 8, 18
32	32[8[4[2×2]×2] ×4[2×2]]]	0, 16, 8, 24, 4, 20, 12, 28, 2, 18, 10, 26, 6, 22, 14, 30, 1, 17, 9, 25, 5, 21, 13, 29, 3, 19, 11, 27, 7, 23, 15, 31
64	64[8[4[2×2]×2] ×8[4[2×2]×2]]	0, 32, 16, 48, 8, 40, 24, 56, 4, 36, 20, 52, 12, 44, 28, 60, 2, 34, 18, 50, 10, 42, 26, 58, 6, 38, 22, 54, 14, 46, 30, 62, 1, 33, 17, 49, 9, 41, 25, 57, 5, 37, 21, 53, 13, 45, 29, 61, 3, 35, 19, 51, 11, 43, 27, 59, 7, 39, 23, 55, 15, 47, 31, 63
128	128[16[4[2×2]× 4[2×2] ]×8[4[2×2]×2]	0, 64, 32, 96, 16, 80, 48, 112, 8, 72, 40, 104, 24, 88, 56, 120, 4, 68, 36, 100, 20, 84, 52, 116, 12, 76, 44, 108, 28, 92, 60, 124, 2, 66, 34, 98, 18, 82, 50, 114, 10, 74, 42, 106, 26, 90, 58, 122, 6, 70, 38, 102, 22, 86, 54, 118, 14, 78, 46, 110, 30, 94, 62, 126, 1, 65, 33, 97, 17, 81, 49, 113, 9, 73, 41, 105, 25, 89, 57, 121, 5, 69, 37, 101, 21, 85, 53, 117, 13, 77, 45, 109, 29, 93, 61, 125, 3, 67, 35, 99, 19, 83, 51, 115, 11, 75, 43, 107, 27, 91, 59, 123, 7, 71, 39, 103, 23, 87, 55, 119, 15, 79, 47, 111, 31, 95, 63, 127

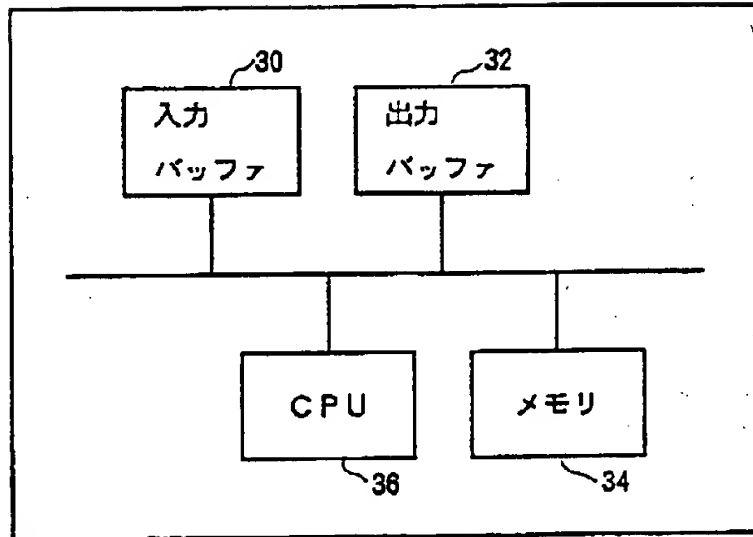
【図 49】

FIG. 49



【図50】

FIG. 50



## 【国際調査報告】

国際調査報告		国際出願番号 PCT/JP98/05027	
A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int. Cl. <sup>8</sup> H03M13/22, H03M13/12			
B. 調査を行った分野			
調査を行った最小限資料 (国際特許分類 (IPC))			
Int. Cl. <sup>8</sup> H03M13/00-13/22			
最小限資料以外の資料で調査を行った分野に含まれるもの			
日本国実用新案公報 1926-1996年 日本国公開実用新案公報 1971-1999年 日本国登録実用新案公報 1994-1999年 日本国実用新案登録公報 1996-1999年			
国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X Y A	S. Dolinar and D. Divsalar, 'Weight Distributions for Turbo Codes Using Random and Nonrandom Permutations', The Telecommunications and Data Acquisition Report (JPL TDA Progress Report) 42-122, Jet Propulsion Laboratory, August 15, 1995, Pasadena, California, pp.56-65, 特にセクションIV. B. 1 (p.61 第33-48行) 参照。	1-4 6, 26, 27, 29 28	
X Y A	JP.07-212250.A (富士通株式会社) 11.8月.1995 (11.08.95) (ファミリーなし) 特に第4図参照。	5 6, 26, 27, 29 28	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願			
の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「M」 同一パテントファミリー文献			
国際調査を完了した日		国際調査報告の発送日	
27.01.99		09.02.99	
国際調査機関の名称及びあて先		特許庁審査官 (権限のある職員)	
日本国特許庁 (ISA/JP) 郵便番号100-8916 東京都千代田区霞が関三丁目4番3号		稲葉 和生 電話番号 03-3581-1101 内線 3556	

## 国際調査報告

国際出願番号 PCT/JP98/05027

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	S.V.Marić, 「Class of algebraically constructed permutations for use in pseudorandom interleavers」, Electronics Letters, Vol.30, No.17, 18th August 1994, pp.1378-1379, 特に "It is common ... permuted sequence." (p.1378, 右欄, 第50-53行) 参照。	7-18
A		21-25, 28, 30-34
X	P.Jung and M.Nasshan, 「Performance evaluation of turbo codes for short frame transmission systems」, Electronics Letters, Vol.30, No.2, 20th January 1994, pp.111-113, 特に p.112, 左欄, 第23-49行参照。	19, 20
X	JP, 08-242217, A (ニイ・ティ・アンド・ティ・コーポレーション) 17.9月.1996 (17.09.96) & EP, 715432, A2 & US, 5659580, A & CN, 1132453, A 特に段落 [0019] - [0020] 参照。	7
X	JP, 08-97731, A (ソニー株式会社) 12.4月.1996 (12.04.96) (ファミリーなし) 特に p.1, 要約参照。	7
A	JP, 07-30846, A (株式会社日立製作所) 31.1月.1995 (31.01.95) (ファミリーなし) 特に図1, 図2参照。	1-34
A	JP, 55-26715, A (国際電信電話株式会社) 26.2月.1980 (26.02.80) (ファミリーなし) 特に第4図, 第5図参照。	1-34
A	JP, 10-98397, A (株式会社富士通ゼネラル) 14.4月.1998 (14.04.98) (ファミリーなし)	1-34
A	E.Dunscombe and F.C.Piper, 「Optimal Interleaving Scheme for Convolutional Codes」, Electronics Letters, Vol.25, No.22, 26th October 1989, pp.1517-1518, 特に要約参照。	1-34
P, X	渋谷 彰, 須田博人, 安達文幸, 「多重インターリーピング法の W-CDMA への適用効果」, 電子情報通信学会技術研究報告, Vol.97, No.544, A-P97-178, 18.2月.1998 (18.02.98), pp.23-30, 特にセクション2 (p.24, 右欄, 第1行-p.25, 右欄, 第24行), セクション3.3.2 (p.27, 左欄, 第11行-p.27, 右欄, 第20行) 参照。	1-4
P, A		5-34

---

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY,  
DE, DK, ES, FI, FR, GB, GR, IE, I  
T, LU, MC, NL, PT, SE), CA, CN, J  
P, KR, US

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。

なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。